

Ενσωματωμένα Συστήματα

Ενότητα 2: Τεχνικές Σχεδίασης. Οικονομικά θέματα σχεδίασης ενσωματωμένων συστημάτων.

Δρ. Μηνάς Δασυγένης

mdasyg@ieee.org

Εργαστήριο Ψηφιακών Συστημάτων και Αρχιτεκτονικής Υπολογιστών

<http://arch.icte.uowm.gr/mdasyg>



Άδειες Χρήσης

- Το παρόν εκπαιδευτικό υλικό υπόκειται σε άδειες χρήσης Creative Commons.
- Για εκπαιδευτικό υλικό, όπως εικόνες, που υπόκειται σε άλλου τύπου άδειας χρήσης, η άδεια χρήσης αναφέρεται ρητώς.



Χρηματοδότηση

- Το παρόν εκπαιδευτικό υλικό έχει αναπτυχθεί στα πλαίσια του εκπαιδευτικού έργου του διδάσκοντα.
- Το έργο «**Ανοικτά Ψηφιακά Μαθήματα στο Πανεπιστήμιο Δυτικής Μακεδονίας**» έχει χρηματοδοτήσει μόνο τη αναδιαμόρφωση του εκπαιδευτικού υλικού.
- Το έργο υλοποιείται στο πλαίσιο του Επιχειρησιακού Προγράμματος «Εκπαίδευση και Δια Βίου Μάθηση» και συγχρηματοδοτείται από την Ευρωπαϊκή Ένωση (Ευρωπαϊκό Κοινωνικό Ταμείο) και από εθνικούς πόρους.



Ευρωπαϊκή Ένωση
Ευρωπαϊκό Κοινωνικό Ταμείο



ΕΠΙΧΕΙΡΗΣΙΑΚΟ ΠΡΟΓΡΑΜΜΑ
ΕΚΠΑΙΔΕΥΣΗ ΚΑΙ ΔΙΑ ΒΙΟΥ ΜΑΘΗΣΗ
επένδυση στην κοινωνία της γνώσης
ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ & ΘΡΗΣΚΕΥΜΑΤΩΝ, ΠΟΛΙΤΙΣΜΟΥ & ΑΘΛΗΤΙΣΜΟΥ
ΕΙΔΙΚΗ ΥΠΗΡΕΣΙΑ ΔΙΑΧΕΙΡΙΣΗΣ

Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης



ΕΣΠΑ
2007-2013
Πρόγραμμα για την ανάπτυξη
ΕΥΡΩΠΑΪΚΟ ΚΟΙΝΩΝΙΚΟ ΤΑΜΕΙΟ



Σκοπός ενότητας

- Η κατανόηση των προκλήσεων της σχεδίασης και κατασκευής ενσωματωμένων συστημάτων.
- Η κατανόηση των βασικών τεχνολογιών υλοποίησης ενσωματωμένων συστημάτων.
- Εισαγωγή σε γενικές αρχές οικονομικών σχεδιασμού ενσωματωμένων συστημάτων.



Πρόκληση σχεδίασης - βελτιστοποίηση μετρικών σχεδίασης (1/4)

- **Προφανής στόχος σχεδίασης:**
 - Κατασκευή μιας εφαρμογής με την επιθυμητή λειτουργικότητα.
- **Κύρια πρόκληση της σχεδίασης:**
 - Ταυτόχρονη βελτιστοποίηση πολλών μετρικών σχεδίασης.
- **Μετρική σχεδίασης:**
 - Ένα μετρήσιμο χαρακτηριστικό της εφαρμογής ενός συστήματος.
 - Η βελτιστοποίηση των μετρικών σχεδίασης αποτελεί βασική πρόκληση.



Πρόκληση σχεδίασης - βελτιστοποίηση μετρικών σχεδίασης (2/4)

Κοινές μετρικές

- **Κόστος μονάδος:** το χρηματικό κόστος κατασκευής κάθε αντιγράφου του συστήματος, εξαιρουμένου του κόστους NRE.
- **Κόστος NRE:** (Μη επαναλαμβανόμενο κόστος μηχανικής): το εφάπαξ χρηματικό κόστος της σχεδίασης του συστήματος.
- **Μέγεθος:** ο φυσικός χώρος που απαιτείται από το σύστημα.
- **Απόδοση:** ο χρόνος εκτέλεσης του συστήματος
- **Ισχύς:** το ποσό της ισχύος που καταναλώνει το σύστημα.
- **Ευελιξία:** η δυνατότητα αλλαγής της λειτουργίας του συστήματος χωρίς να συνεπάγεται μεγάλο κόστος NRE.



Πρόκληση σχεδίασης - βελτιστοποίηση μετρικών σχεδίασης (3/4)

Κοινές μετρικές (συνέχεια)

- **Time-to-prototype:** ο χρόνος που απαιτείται για να κατασκευάσουμε μια λειτουργική έκδοση του συστήματος
- **Time-to-market:** ο χρόνος που απαιτείται για την ανάπτυξη ενός συστήματος σε σημείο που να μπορεί να κυκλοφορήσει και να πωληθεί σε πελάτες
- **Διατηρησιμότητα:** η δυνατότητα τροποποίησης του συστήματος μετά την αρχική κυκλοφορία του
- Ορθότητα, ασφάλεια,
..... πολλά περισσότερα



Πρόκληση σχεδίασης - βελτιστοποίηση μετρικών σχεδίασης (4/4)

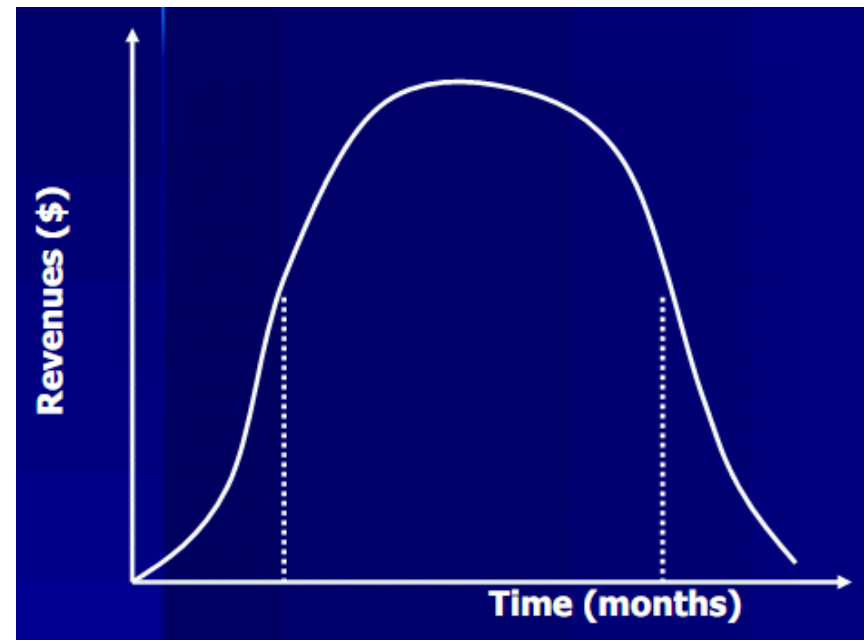
Απαιτείται τεχνογνωσία τόσο με το **λογισμικό** όσο και με το **υλικό** για τη βελτιστοποίηση των μετρικών σχεδίασης.

- Όχι όπως συνηθίζεται να υπάρχει μόνο ένας μηχανικός υλικού ή λογισμικού.
- Ένας σχεδιαστής θα πρέπει να είναι εξοικειωμένος με **ποικίλες τεχνολογίες** με σκοπό να επιλέξει την καλύτερη (για μια δεδομένη εφαρμογή και τους περιορισμούς της).



Time-to-market: μια απαιτητική μητρική σχεδίασης

- “Ο χρόνος που απαιτείται για την ανάπτυξη ενός προϊόντος σε σημείο που μπορεί να πωληθεί σε πελάτες”
- Παράθυρο αγοράς:
 - Περίοδος κατά την οποία το προϊόν θα έχει τις υψηλότερες πωλήσεις.
- Ο μέσος time-to-market περιορισμός είναι περίπου **8 μήνες**.
- Οι καθυστερήσεις μπορεί να είναι δαπανηρές.



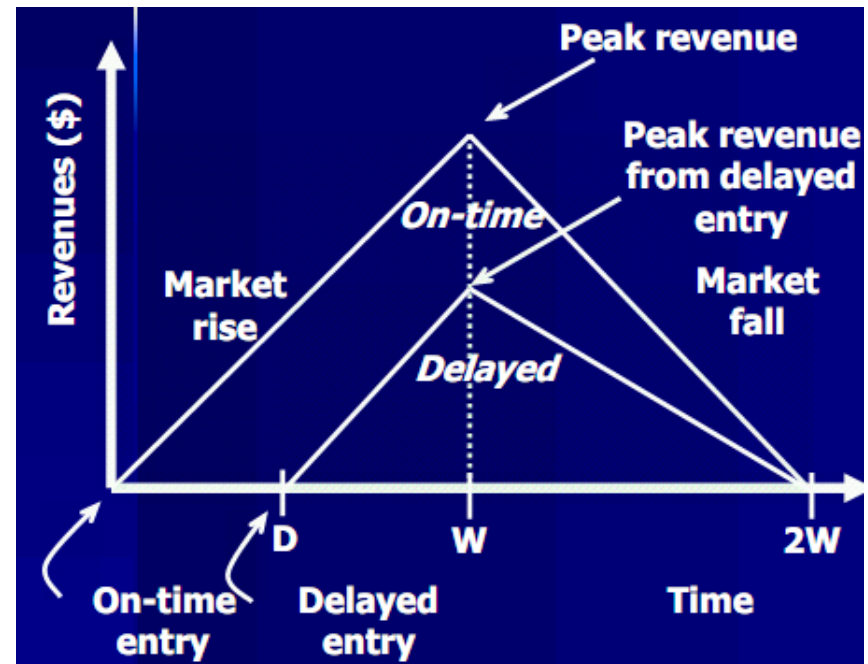
Απώλειες λόγω καθυστερημένης εισόδου στην αγορά (1/2)

Απλοποιημένο μοντέλο εσόδων

- Διάρκεια ζωής προϊόντος = $2W$, αποκορύφωμα στη W .
- Η στιγμή της εισόδου στην αγορά ορίζει ένα τρίγωνο, που αντιπροσωπεύει τη διεξόδυση στην αγορά.
- Η περιοχή του τριγώνου ισούται με το εισόδημα.

Απώλεια

- Η διαφορά μεταξύ έγκαιρων και καθυστερημένων περιοχών του τριγώνου.



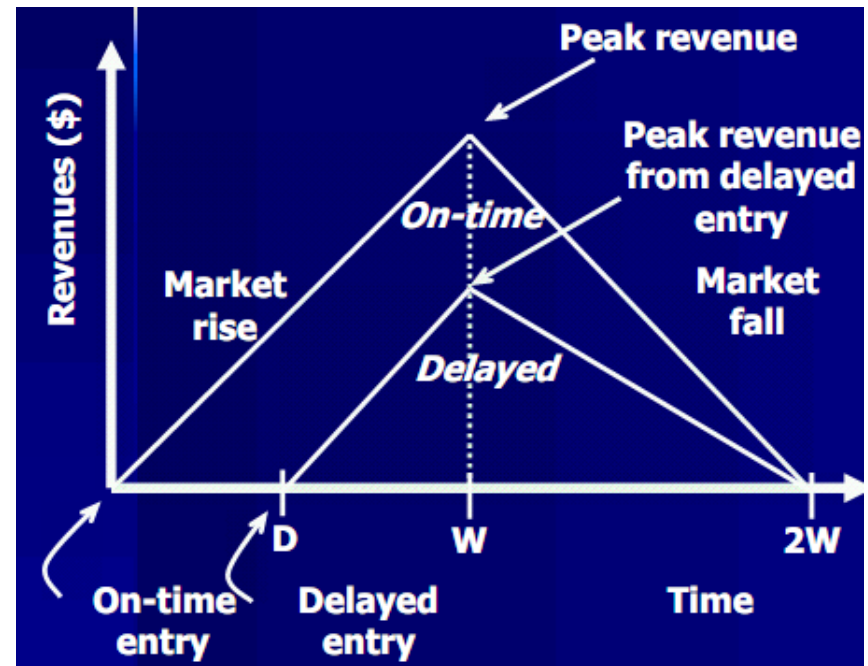
Απώλειες λόγω καθυστερημένης εισόδου στην αγορά (2/2)

Περιοχή = $1/2 * \text{βάση} * \text{ύψος}$

– Έγκαιρα = $1/2 * 2W * W$

– Καθυστερημένα = $1/2 * (W - D + W) * (W - D)$

- Ποσοστό απώλειας εσόδων =
- $(D(3W - D) / 2W^2) * 100\%$
- Δοκιμάστε μερικά παραδείγματα
- Διάρκεια ζωής $2W = 52$ εβδ., καθυστέρηση $D = 4$ εβδ.
- $(4 * (3 * 26 - 4) / 2 * 26^2) = \mathbf{22\%}$
- Διάρκεια ζωής $2W = 52$ εβδ., καθυστέρηση $D = 10$ εβδ.
- $(10 * (3 * 26 - 10) / 2 * 26^2) = \mathbf{50\%}$
- Οι καθυστερήσεις είναι δαπανηρές!



Οικονομικά σχεδίασης (1/2)

- Τιμή πώλησης ενός IC $\rightarrow S_{total} = C_{total} / (1-m)$
C_{total}: κόστος κατασκευής για ένα ενιαίο IC
m: επιθυμητό περιθώριο κέρδους
- Το κόστος για την παραγωγή ενός IC
 - Μη επαναλαμβανόμενα κόστη μηχανικής (NREs).
 - Επαναλαμβανόμενα κόστη μηχανικής.
 - Πάγια κόστη.

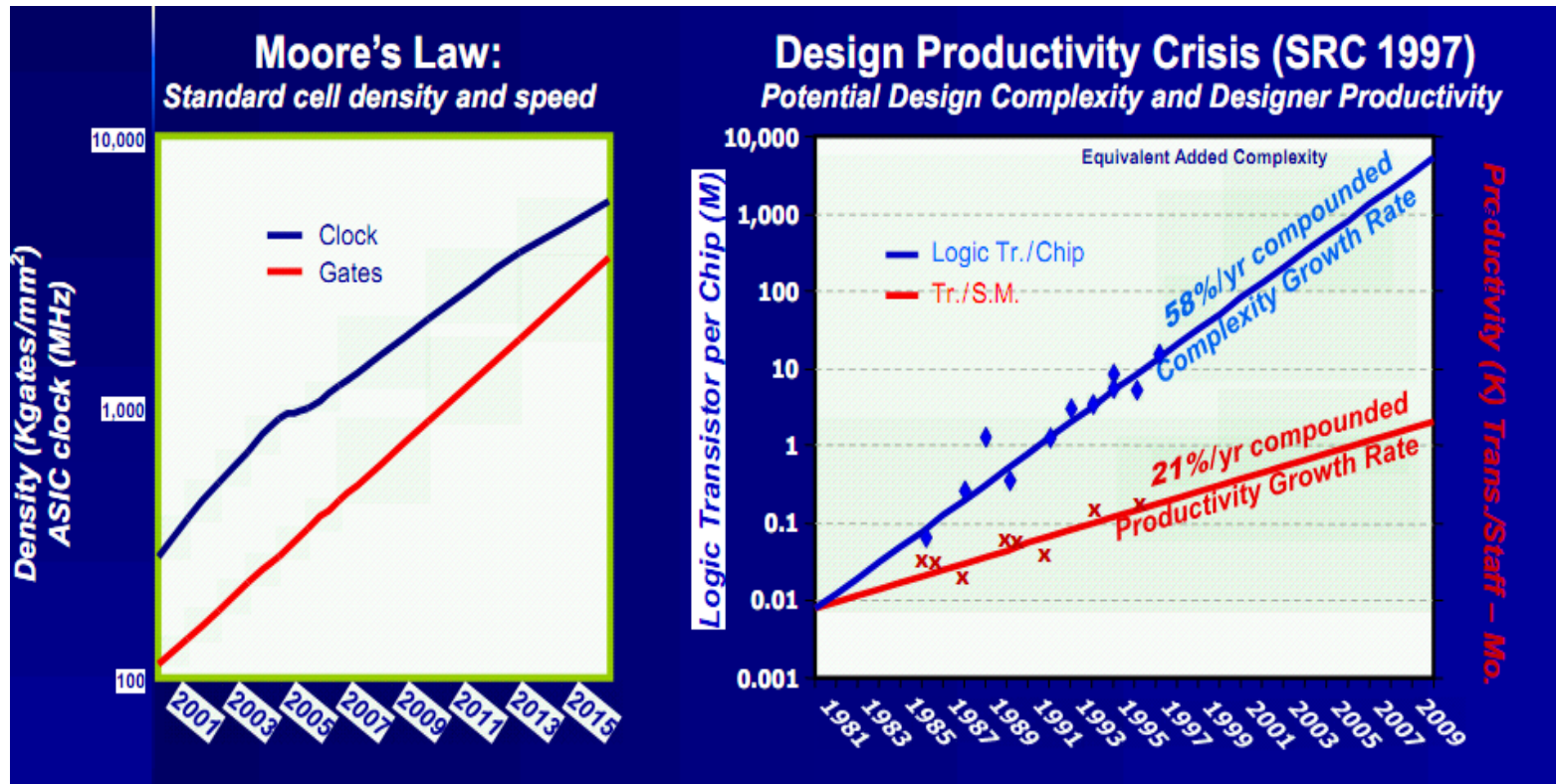


Οικονομικά σχεδίασης (2/2)

- **Μη επαναλαμβανόμενα κόστη μηχανικής (NREs):**
 - Κόστος σχεδίασης από τον μηχανικό.
 - Πρωτότυπο κόστος κατασκευής.
- **Επαναλαμβανόμενα κόστη:**
 - Διαδικασία υλοποίησης.
 - Πακετάρισμα.
 - Δοκιμή.



Το αυξανόμενο χάσμα σχεδίασης-παραγωγικότητας



$$ROI = \frac{\text{Return}}{\text{Investment}} = \frac{\text{volume} * (\text{chip ASP} - \text{chip unit cost})}{\text{chip development cost}}$$



Χάσμα σχεδίασης-παραγωγικότητας

- Το 1981 ένα τσιπ τελευταίας τεχνολογίας απαιτούσε 100 μήνες σχεδίασης.
 - 10,000 τρανζίστορ/100 τρανζίστορ/μήνα
- Το 2002 ένα τσιπ τελευταίας τεχνολογίας απαιτούσε 30,000 μήνες σχεδίασης.
 - 150,000,000/5000 τρανζίστορ/μήνα
- Το κόστος σχεδίασης αυξήθηκε από \$1M σε \$300M.
- Ενώ η παραγωγικότητα σχεδίασης έχει αυξηθεί σε εντυπωσιακό βαθμό τις τελευταίες δεκαετίες, το ποσοστό της βελτίωσης δεν συμβαδίζει με την χωρητικότητα των τσιπ.



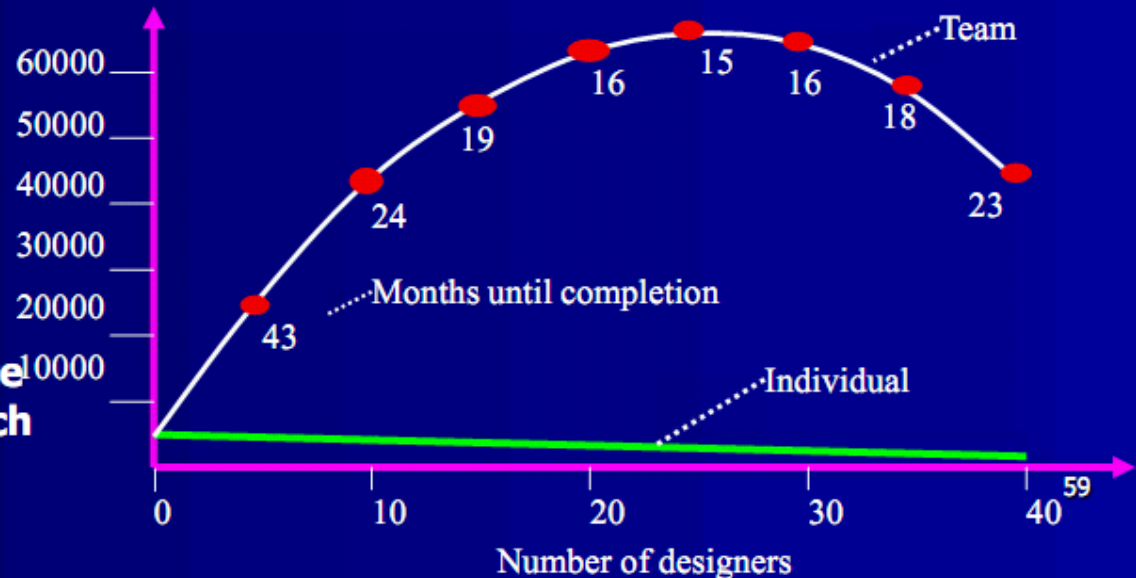
Ο μυθικός **man-month** (1/2)

- Η κατάσταση είναι ακόμη χειρότερη από ό,τι δείχνει το χάσμα της παραγωγικότητας.
- Στη θεωρία, πρόσθεση σχεδιαστών στην ομάδα μειώνει το χρόνο ολοκλήρωσης του έργου.
- Στην πραγματικότητα, η παραγωγικότητα ανά σχεδιαστή μειώνεται λόγω της πολυπλοκότητας της διαχείρισης της ομάδας και την επικοινωνία.
- Στην κοινότητα του λογισμικού, είναι γνωστός ως
- “ο μυθικός man-month”. (*Brooks 1975*)
- Σε κάποιο σημείο, μπορεί να επιμηκύνει τον χρόνο ολοκλήρωσης του έργου! (“Πάρα πολλοί μάγειροι”)



Ο μυθικός man-month (2/2)

- **1M transistors, 1 designer=5000 trans/month**
- **Each additional designer reduces for 100 trans/month**
- **So 2 designers produce 4900 trans/month each**



NRE και μετρικές κόστους μονάδος (1/2)

Κόστη

- **Κόστος μονάδος:** το χρηματικό κόστος κατασκευής κάθε αντιγράφου του συστήματος, εξαιρουμένου του κόστους NRE.
- **Κόστος NRE** (*μη επαναλαμβανόμενο κόστος μηχανικής*): το εφάπαξ χρηματικό κόστος της σχεδίασης του συστήματος.
- **Συνολικό κόστος** = κόστος NRE + κόστος μονάδος * # μονάδων
- **Κόστος ανά προϊόν** = συνολικό κόστος / # μονάδων = (κόστος NRE / # μονάδων) + κόστος μονάδος

Παράδειγμα

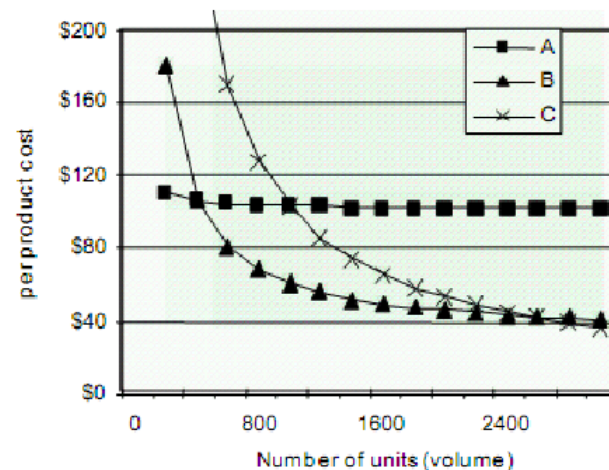
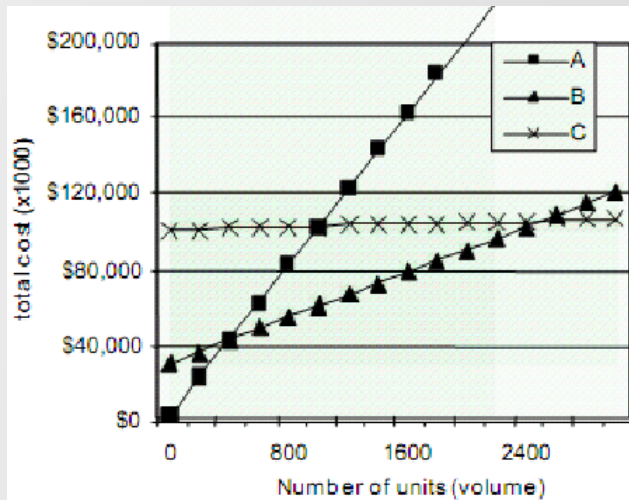
- NRE=\$2000, μονάδα=\$100
- Για 10 μονάδες
- Συνολικό κόστος = \$2000 + 10*\$100 = \$3000
- κόστος ανά προϊόν = \$2000/10 + \$100 = \$300
- Απόσβεση του κόστους NRE πάνω από τα αποτελέσματα μονάδων με επιπλέον \$200 ανά μονάδα



NRE και μετρικές κόστους μονάδος (2/2)

Σύγκριση των τεχνολογιών με βάση το κόστος -- εξαρτάται καλύτερα την ποσότητα

- Τεχνολογία A: NRE=\$2,000, μονάδα=\$100
- Τεχνολογία B: NRE=\$30,000, μονάδα=\$30
- Τεχνολογία C: NRE=\$100,000, μονάδα=\$2



Η μετρική απόδοσης σχεδίασης (1/2)

- **Ευρέως χρησιμοποιούμενη μέτρηση του συστήματος**
 - Ρολόι συχνότητας, εντολές/δευτερόλεπτο - δεν αποτελούν καλές μετρήσεις
 - Παράδειγμα ψηφιακής φωτογραφικής μηχανής - ένας χρήστης ενδιαφέρεται για το πόσο γρήγορα επεξεργάζεται εικόνες και όχι για την ταχύτητα ρολογιού ή τις εντολές ανά δευτερόλεπτο



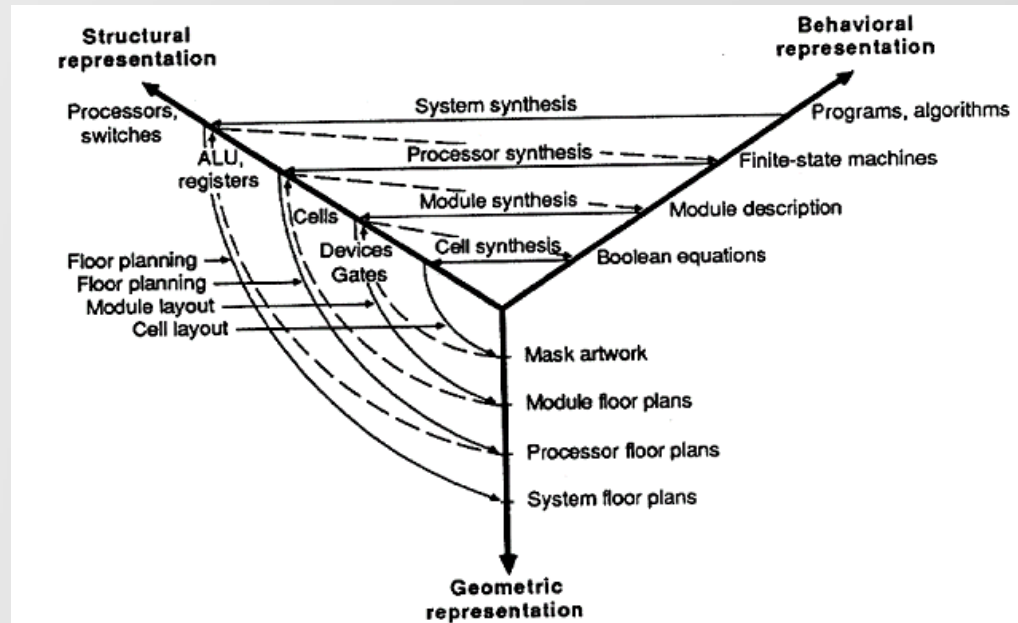
Η μετρική απόδοσης σχεδίασης (2/2)

- **Καθυστέρηση** (χρόνος απόκρισης)
 - Χρόνος μεταξύ έναρξης και λήξης.
 - π.χ., Η φωτογραφική μηχανή A επεξεργάζεται εικόνες σε 0.25 δευτερόλεπτα.
- **Ρυθμαπόδοση**
 - Εργασίες ανά δευτερόλεπτο, π.χ. Η φωτογραφική μηχανή A επεξεργάζεται 4 εικόνες ανά δευτερόλεπτο.
 - Η ρυθμαπόδοση μπορεί να μην ταυτίζεται με τη καθυστέρηση εξαιτίας του συγχρονισμού. π.χ. Η φωτογραφική μηχανή B επεξεργάζεται 8 εικόνες ανά δευτερόλεπτο *(τραβώντας μια φωτογραφία ενώ η προηγούμενη αποθηκεύεται)*.
- **Επιτάχυνση** της B έναντι της A = απόδοση της B/απόδοση της A
 - Επιτάχυνση ρυθμαπόδοσης = $8/4 = 2$.



Μεθοδολογία Σχεδίασης – Διάγραμμα Υ

- Η διαδικασία σχεδίασης διέρχεται επαναληπτικά μεταξύ 3 αφαιρέσεων: συμπεριφορά, δομή, γεωμετρία
- Όλο και περισσότερο αυτοματισμός για κάθε ένα από αυτά τα βήματα



Τρεις βασικές τεχνολογίες ενσωματωμένου συστήματος

Τεχνολογία

- Ένας τρόπος ολοκλήρωση μιας εργασίας, ιδίως με τη χρήση τεχνικών διαδικασιών, μεθόδων, ή τη γνώση.

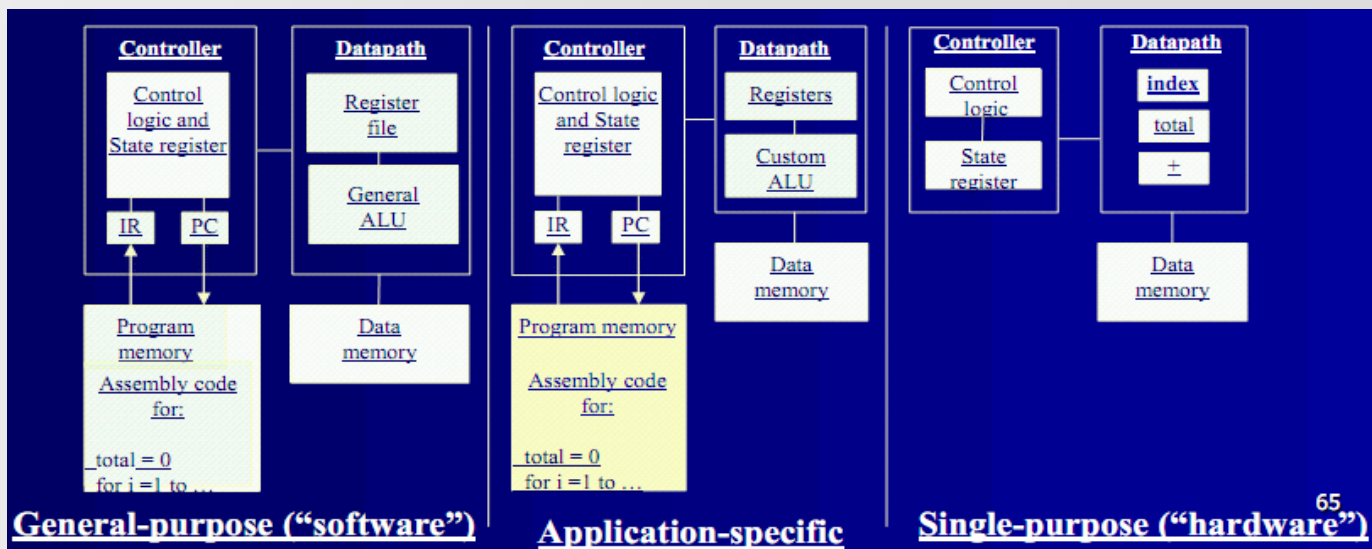
Τρεις βασικές τεχνολογίες ενσωματωμένου συστήματος:

- **Τεχνολογία επεξεργαστή.**
- **Τεχνολογία ολοκληρωμένου κυκλώματος (IC).**
- **Τεχνολογία σχεδίασης.**



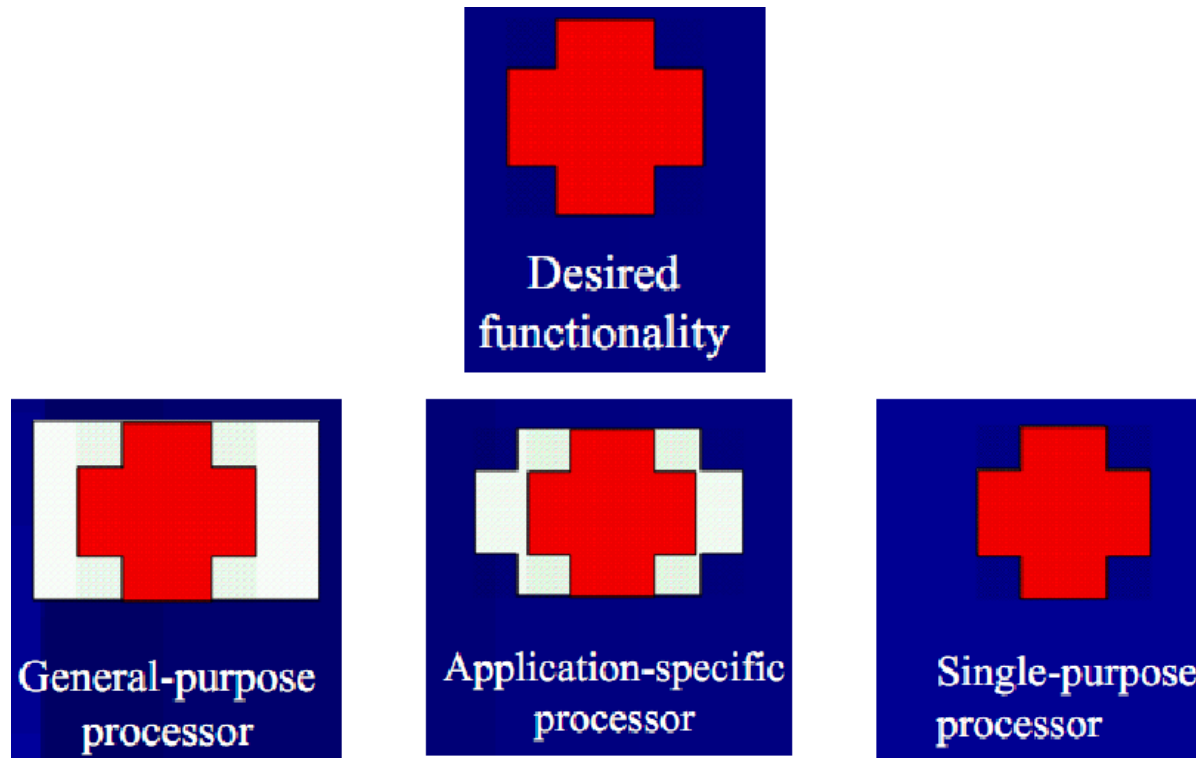
Τεχνολογία επεξεργαστή (1/2)

- Η αρχιτεκτονική της μηχανής υπολογισμών χρησιμοποιείται για την υλοποίηση της επιθυμητής λειτουργικότητας του συστήματος
- Ο επεξεργαστής δεν χρειάζεται να είναι προγραμματιζόμενος
 - Ανόμοιος από έναν επεξεργαστή γενικού σκοπού



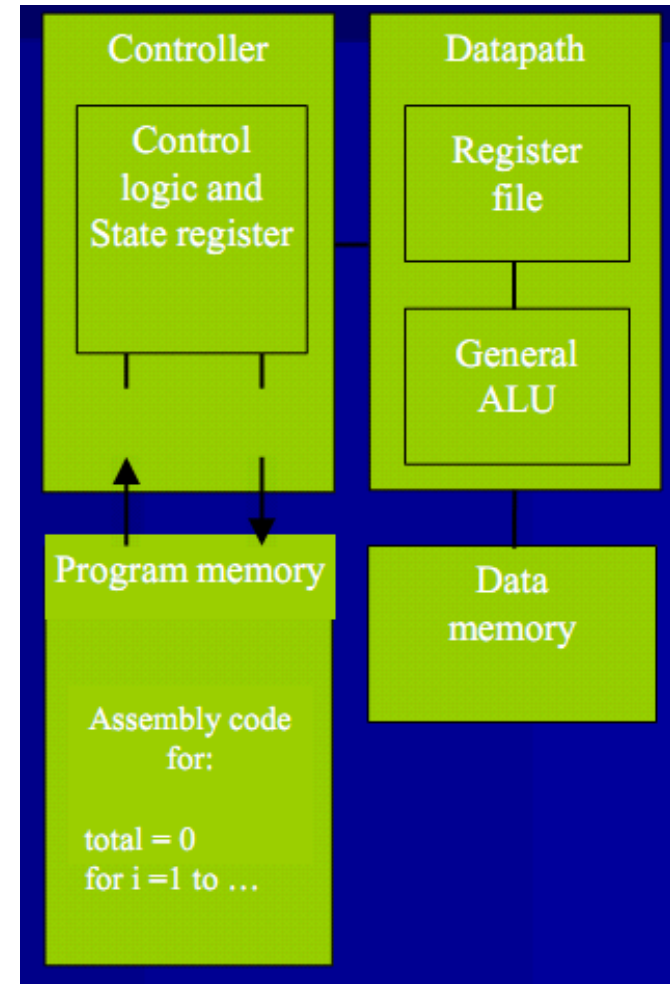
Τεχνολογία επεξεργαστή (2/2)

Οι επεξεργαστές διαφέρουν στην παραμετροποίησή τους για το εκάστοτε πρόβλημα.



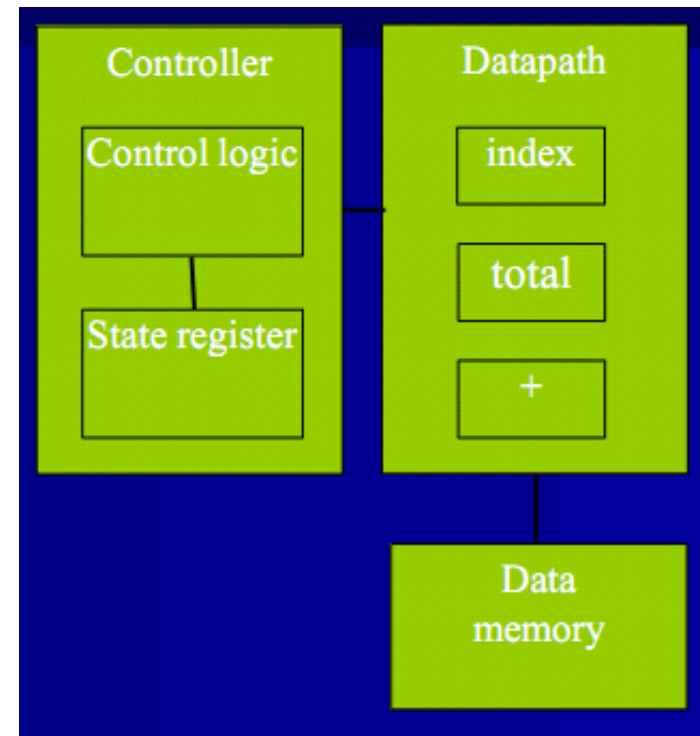
Επεξεργαστές γενικού σκοπού

- Προγραμματιζόμενη συσκευή που χρησιμοποιείται σε μια ποικιλία εφαρμογών.
 - Επίσης γνωστός ως “μικροεπεξεργαστής”
- Χαρακτηριστικά
 - Μνήμη προγράμματος.
 - Γενική δίοδος δεδομένων με μεγάλο register file και γενική ALU.
- Πλεονεκτήματα χρήστη
 - Χαμηλό time-to-market και κόστη NRE.
 - Υψηλή ευελιξία.
- Ο “Pentium” είναι ο πιο γνωστός, αλλά υπάρχουν εκατοντάδες άλλοι.



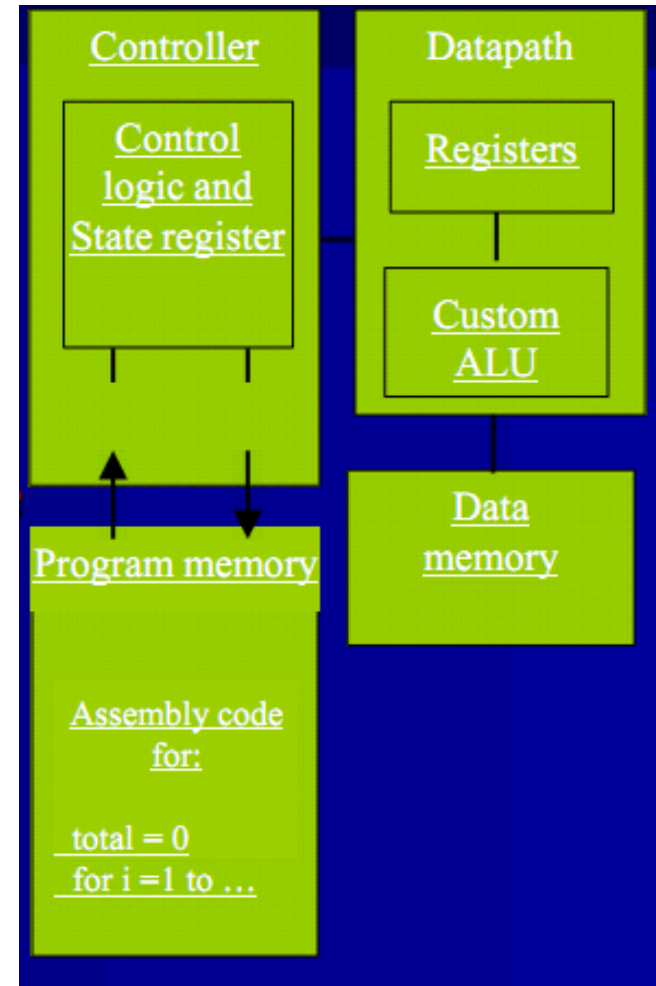
Επεξεργαστές μονού σκοπού

- Ψηφιακό κύκλωμα σχεδιασμένο για να εκτελέσει ακριβώς ένα πρόγραμμα.
 - Επίσης γνωστός ως “συνεπεξεργαστής”.
- Χαρακτηριστικά
 - Περιέχει μόνο τα στοιχεία που απαιτούνται για να εκτελέσει ένα συγκεκριμένο πρόγραμμα.
 - Όχι μνήμη προγράμματος.
- Πλεονεκτήματα
 - Γρήγορος.
 - Χαμηλή ισχύς.
 - Μικρό μέγεθος.



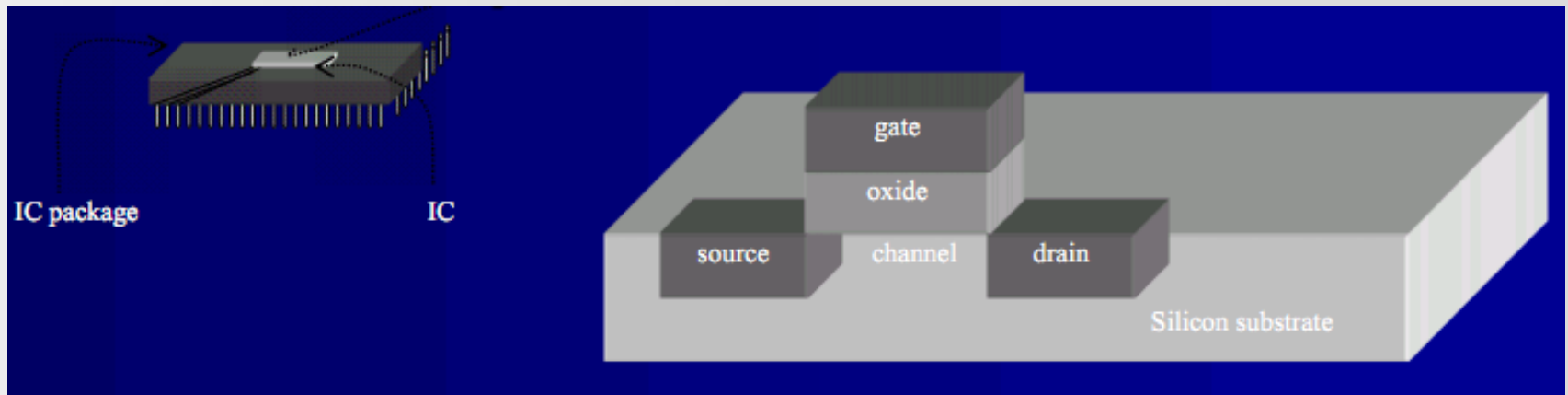
Επεξεργαστές ειδικού σκοπού

- Προγραμματιζόμενος επεξεργαστής βελτιστοποιημένος για μια συγκεκριμένη κατηγορία εφαρμογών με κοινά χαρακτηριστικά.
 - Συμβιβασμός μεταξύ επεξεργαστή γενικού και μονού σκοπού.
- Χαρακτηριστικά
 - Μνήμη προγράμματος.
 - Βελτιστοποιημένη δίοδος δεδομένων.
 - Ειδικές λειτουργικές μονάδες.
- Πλεονεκτήματα
 - Κάποια ευελιξία, καλή απόδοση, μέγεθος και ισχύς.

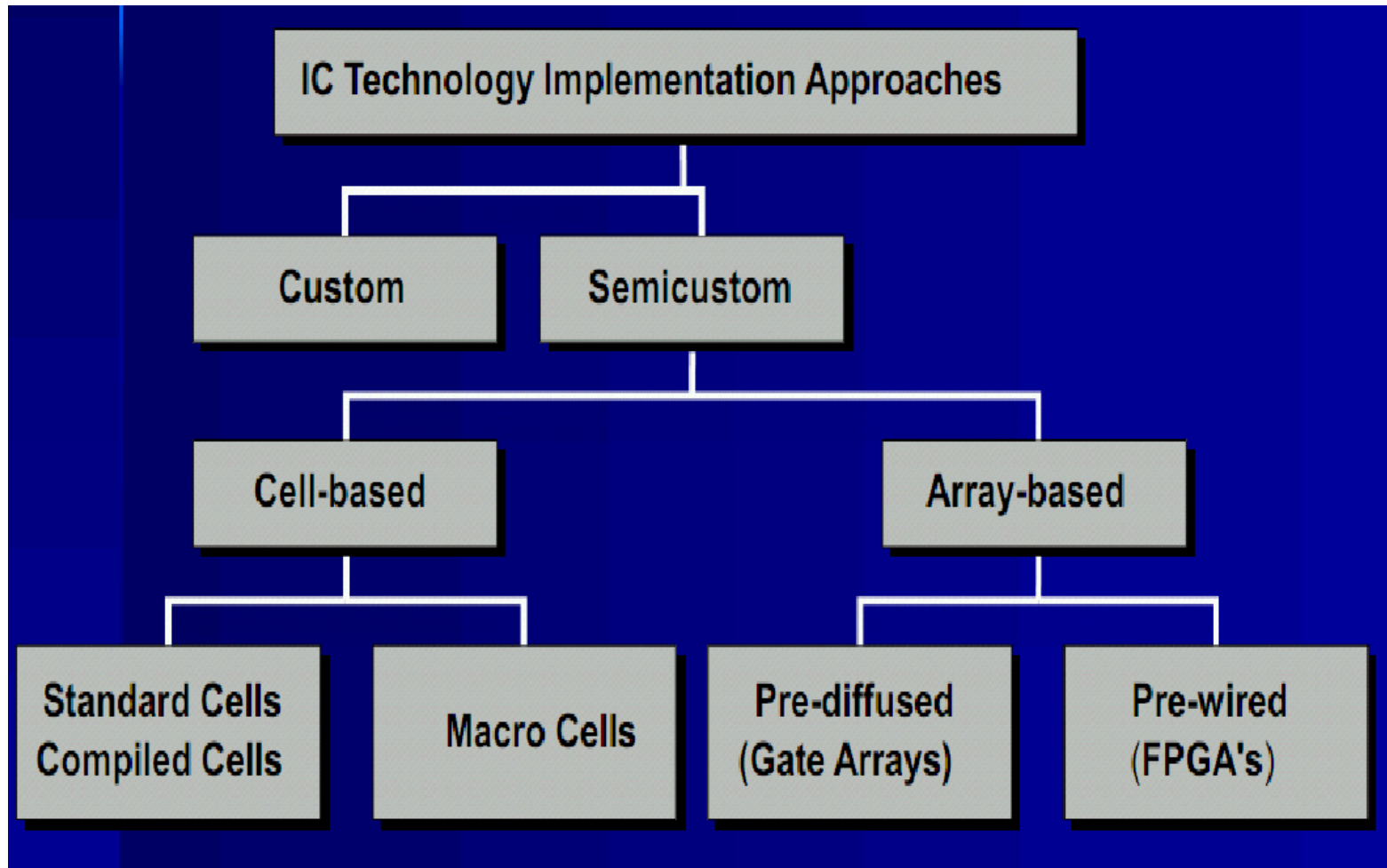


Τεχνολογία ολοκληρωμένου κυκλώματος (IC)

- Ο τρόπος με τον οποίο μια ψηφιακή εφαρμογή (επιπέδου πυλών) αντιστοιχίζεται σε ένα IC.
 - IC: ολοκληρωμένο κύκλωμα, ή “τσιπ”.
 - Οι τεχνολογίες IC διαφέρουν στην προσαρμογή τους σε ένα σχέδιο.
 - Αποτελούνται από πολλά στρώματα (10 ή περισσότερα).
- Οι τεχνολογίες IC διαφέρουν σε σχέση με το ποιος χτίζει κάθε στρώμα και πότε.



Προσεγγίσεις σχεδίασης τεχνολογίας IC



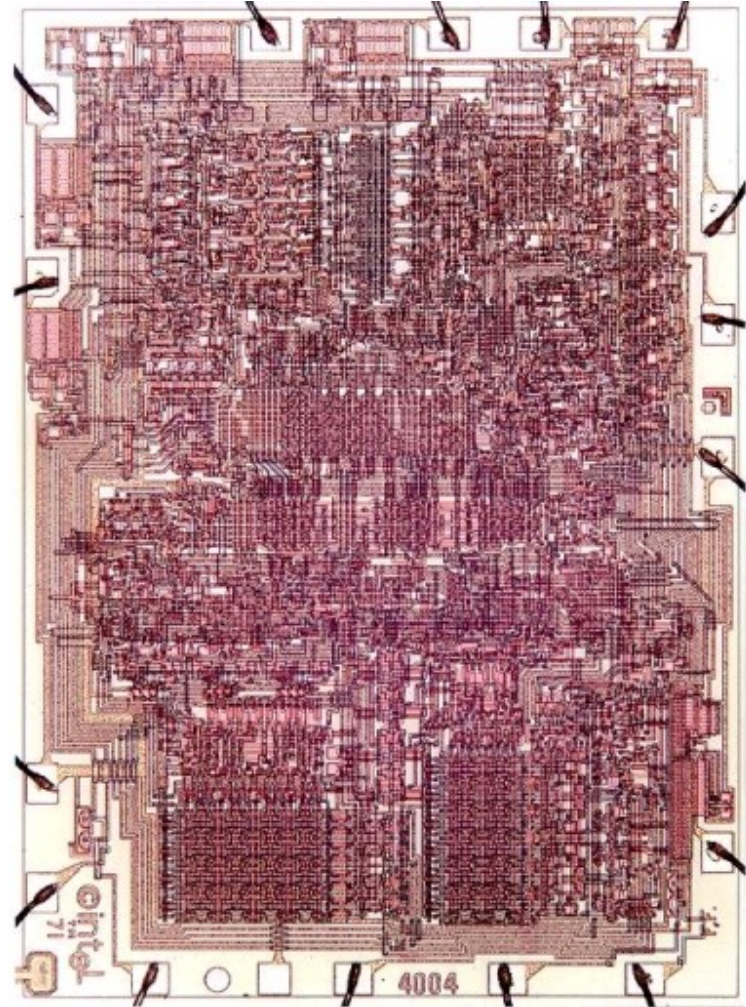
Σχεδίαση full-custom

- Όλα τα στρώματα βελτιστοποιούνται για μια συγκεκριμένη ψηφιακή υλοποίηση ενός ενσωματωμένου συστήματος.
 - Τοποθέτηση των τρανζίστορ.
 - Ταξινόμηση κατά μέγεθος των τρανζίστορ.
 - Δρομολόγηση των καλωδίων.
- Πλεονεκτήματα
 - Εξαιρετική απόδοση, μικρό μέγεθος, χαμηλή ισχύς.
- Μειονεκτήματα
 - Υψηλό κόστος NRE (π.χ., \$300k), μεγάλο time-to-market.

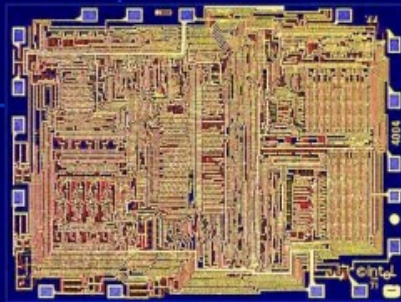


Η προσέγγιση Custom

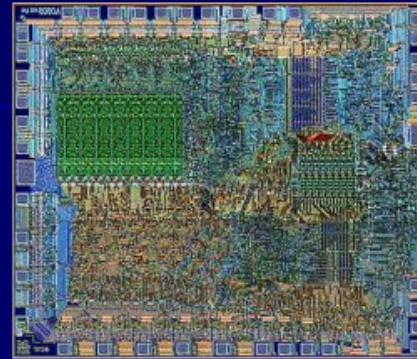
- **Intel 4004**
(από την Intel)



Μετάβαση σε αυτοματισμό και κανονικές δομές



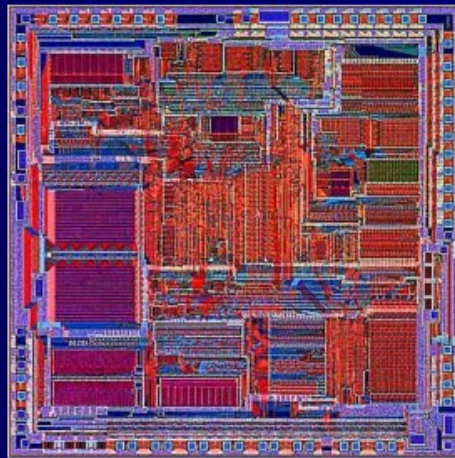
Intel 4004 ('71)



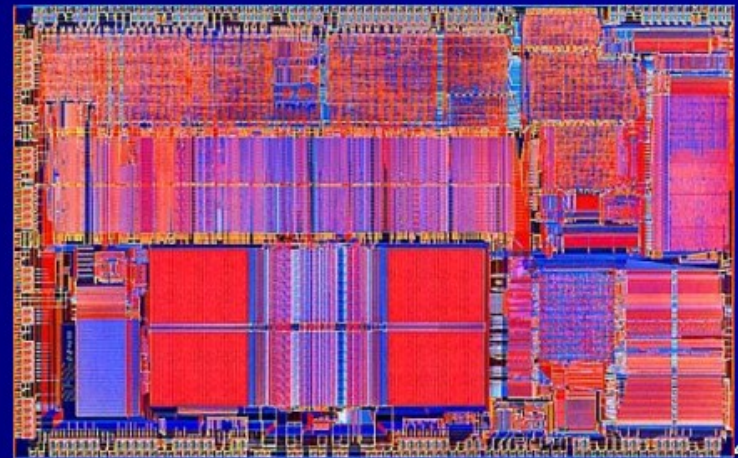
Intel 8080



Intel 8085



Intel 8286



Courtesy Intel

Intel 8486

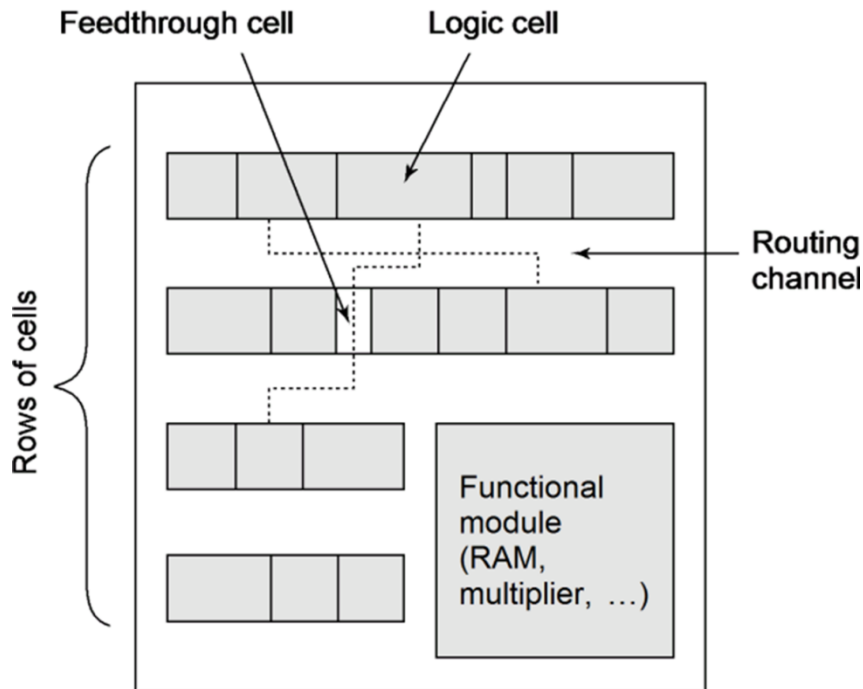


Semi-custom

- Τα χαμηλότερα στρώματα έχουν πλήρως ή εν μέρει κατασκευαστεί.
 - Οι σχεδιαστές μένει να επιμεληθούν τη δρομολόγηση των καλωδίων και ίσως την τοποθέτηση μερικών μπλοκ.
- Πλεονεκτήματα
 - Καλή απόδοση, καλό μέγεθος, λιγότερο κόστος NRE από μία full-custom υλοποίηση (περίπου από \$10k έως \$100k).
- Μειονεκτήματα
 - Εξακολουθούν να απαιτούν εβδομάδες έως μήνες για να ολοκληρωθούν.



Σχεδίαση βασιζόμενη σε κελιά (ή πρότυπα κελιά)



Η μεθοδολογία βασιζόμενη σε κελιά (η γενική κατηγορία στην οποία ανήκουν τα πρότυπα κελιά) καθιστά δυνατό για έναν σχεδιαστή να επικεντρωθεί στην υψηλού επιπέδου (λογική λειτουργία) πτυχή του ψηφιακού σχεδιασμού, ενώ ένας άλλος σχεδιαστής επικεντρώνεται στην υλοποίηση (φυσική λειτουργία).

- Οι απαιτήσεις της δρομολόγησης καναλιών μειώνονται από την παρουσία περισσότερων διασυνδεδεμένων στρωμάτων.

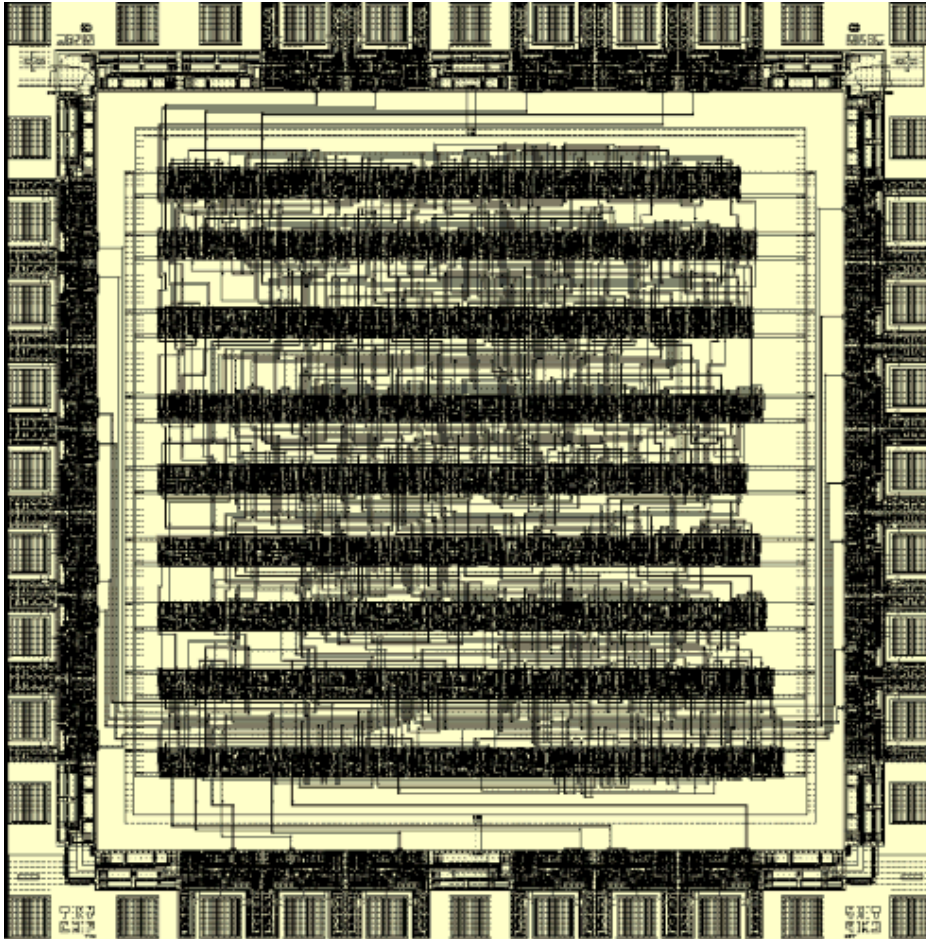


Αύξηση της σχεδιαστικής παραγωγικότητας με τη χρήση πρότυπων κελιών

- Ένα πρότυπο κελί είναι μία ομάδα τρανζίστορ και διασύνδεδεδεμένων δομών που παρέχει μια λογική συνάρτηση τύπου Αληθής/Ψευδής (Boolean).
- Μια βιβλιοθήκη πρότυπου κελιού είναι μια συλλογή από χαμηλού επιπέδου λογικές συναρτήσεις όπως AND, OR, INVERT, flip-flops, latches, και buffers.
- Σταθερού ύψους, μεταβλητού πλάτους full custom κελιά.
- Τους επιτρέπει να τοποθετούνται σε σειρές, διευκολύνοντας τη διαδικασία της αυτοματοποιημένης ψηφιακής διάταξης.
- Τα κελιά τυπικά είναι βελτιστοποιημένα full-custom επίπεδα, τα οποία ελαχιστοποιούν τις καθυστερήσεις και τον χώρο.
- Πολλαπλές υλοποιήσεις της ίδιας λογικής συνάρτησης, διαφέρουν σε χώρο και ταχύτητα.

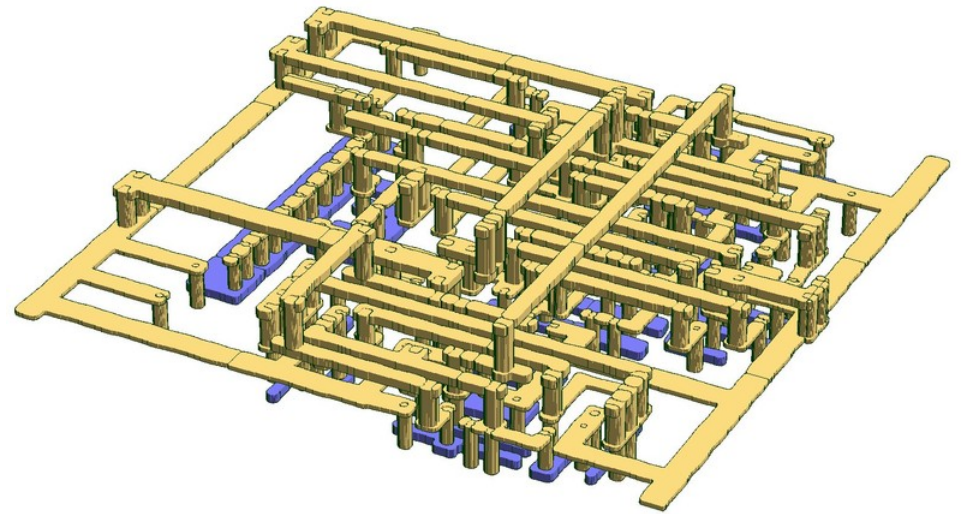
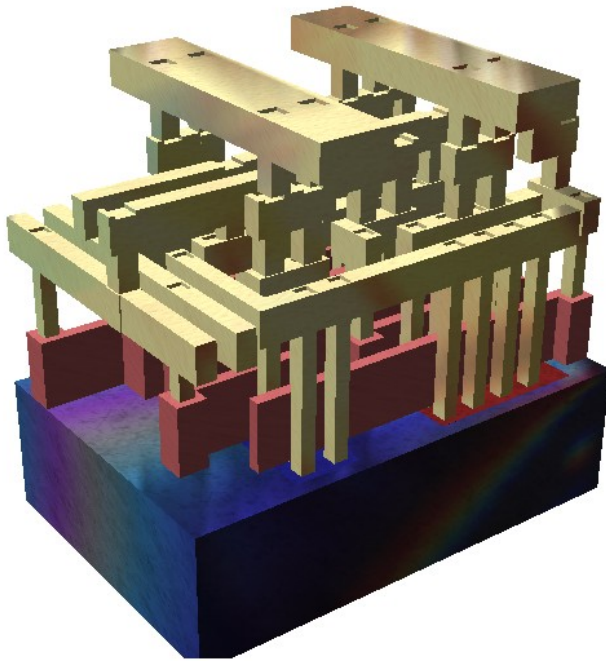


Πρότυπο κελί - Παράδειγμα

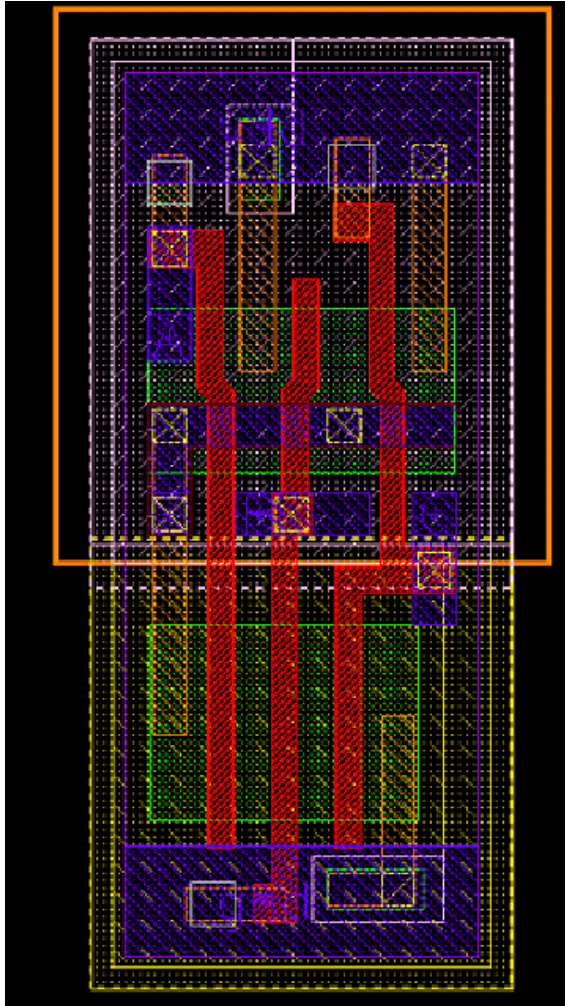


[Brodersen92]

Παραδείγματα πρότυπου κελιού



Πρότυπο κελί Παράδειγμα



Path	1.2V - 125°C	1.6V - 40°C
$In1-t_{pLH}$	$0.073+7.98C+0.317T$	$0.020+2.73C+0.253T$
$In1-t_{pHL}$	$0.069+8.43C+0.364T$	$0.018+2.14C+0.292T$
$In2-t_{pLH}$	$0.101+7.97C+0.318T$	$0.026+2.38C+0.255T$
$In2-t_{pHL}$	$0.097+8.42C+0.325T$	$0.023+2.14C+0.269T$
$In3-t_{pLH}$	$0.120+8.00C+0.318T$	$0.031+2.37C+0.258T$
$In3-t_{pHL}$	$0.110+8.41C+0.280T$	$0.027+2.15C+0.223T$

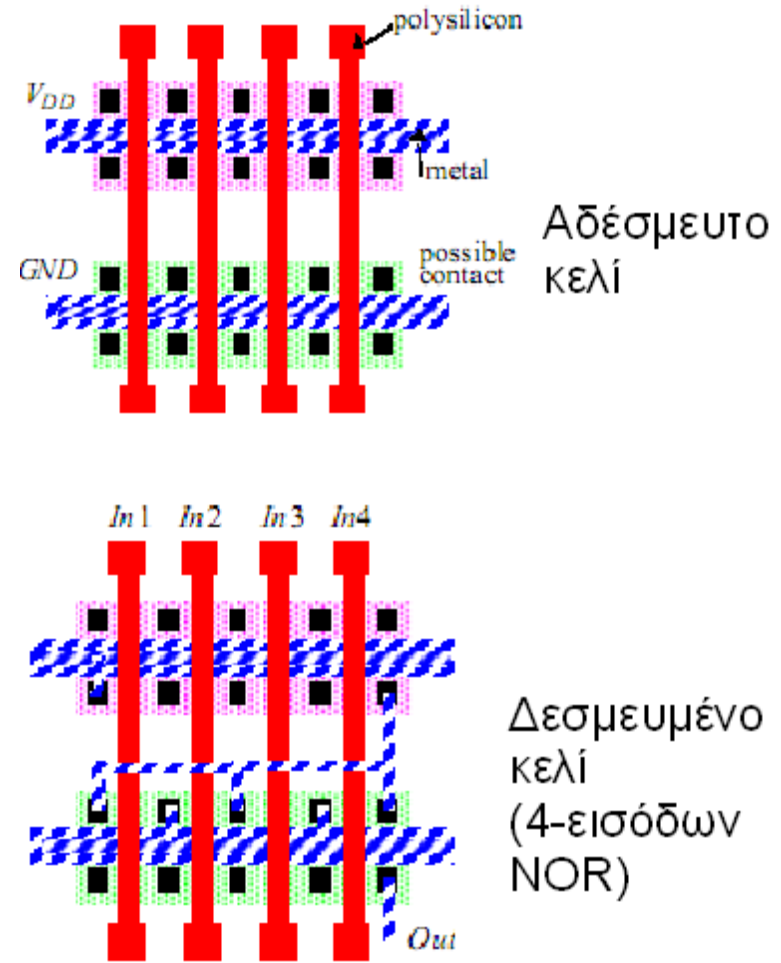
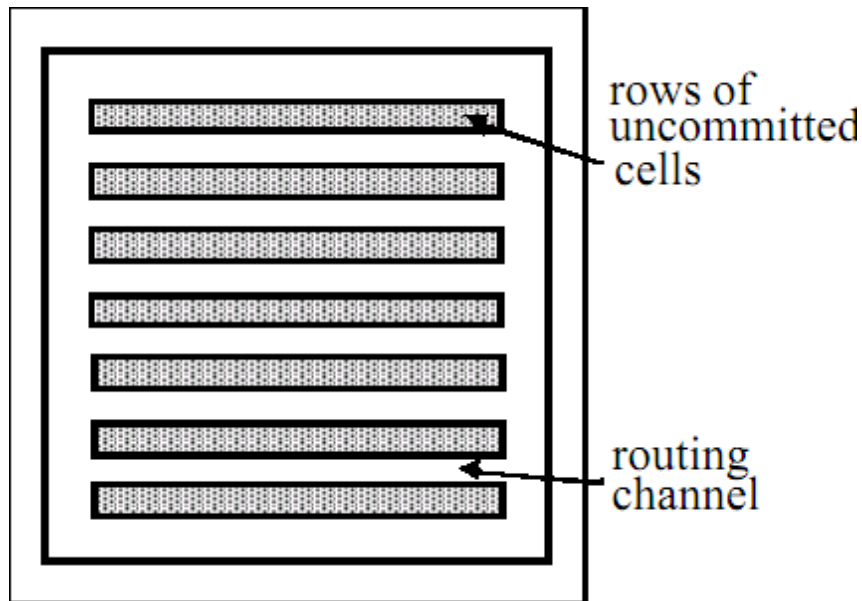
3-εισόδων κελί NAND
(από την ST Microelectronics):
C = χωρητικότητα φορτίου
T = input rise/fall time

Προγραμματιζόμενες λογικές συσκευές

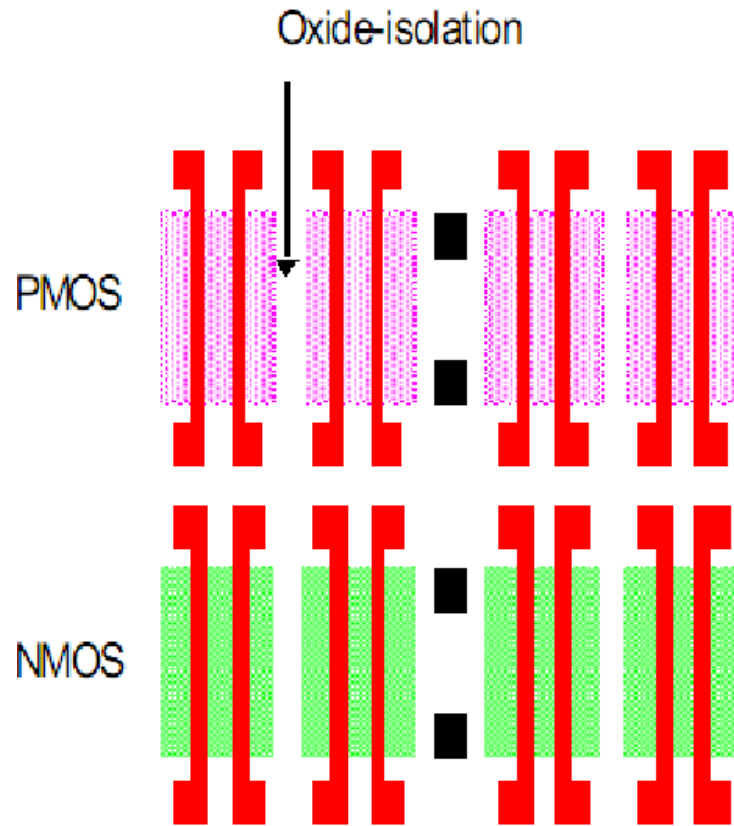
- Όλα τα στρώματα (διάχυση, πολυπυρίτιο, [πολυ-] μέταλλο) μπορεί να υπάρχουν
 - Οι σχεδιαστές μπορούν να αγοράσουν ένα IC.
 - Οι συνδέσεις σε ένα IC είτε δημιουργούνται είτε καταστρέφονται για την υλοποίηση της επιθυμητής λειτουργικότητας.
 - Οι προγραμματιζόμενες στο πεδίο συστοιχίες πυλών (FPGA) και πρόσφατα οι συστοιχίες πυλών είναι πολύ δημοφιλείς.
- Πλεονεκτήματα
 - Χαμηλό κόστος NRE, σχεδόν άμεση διαθεσιμότητα IC.
- Μειονεκτήματα
 - Μεγαλύτερες, ακριβότερες (περίπου \$30 ανά μονάδα), ενεργοβόρες, αργότερες.



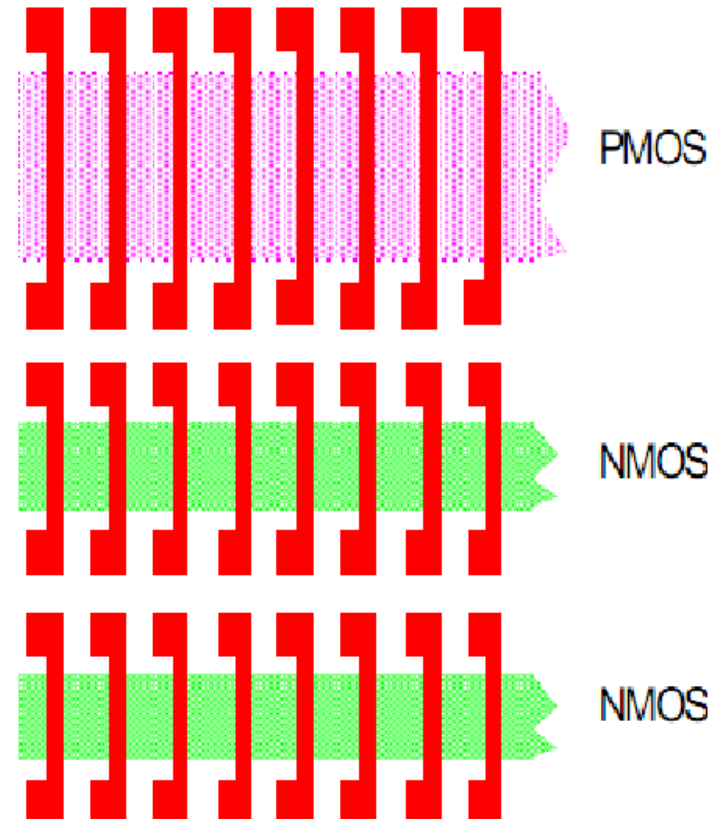
Συστοιχία πυλών — Sea-of-gates



Sea-of-gate πρωταρχικά κελιά

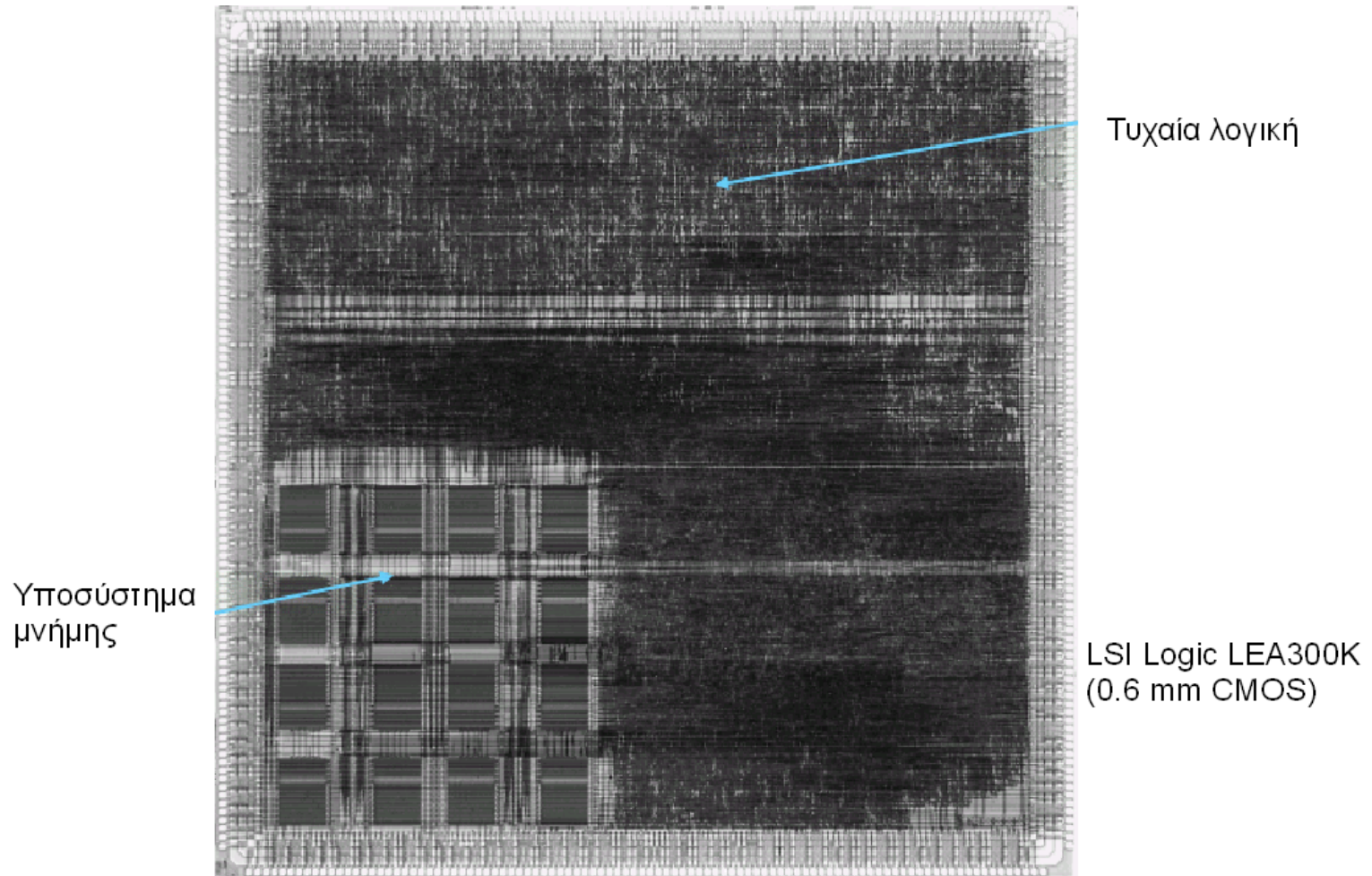


Χρησιμοποιώντας
απομόνωση οξειδίου

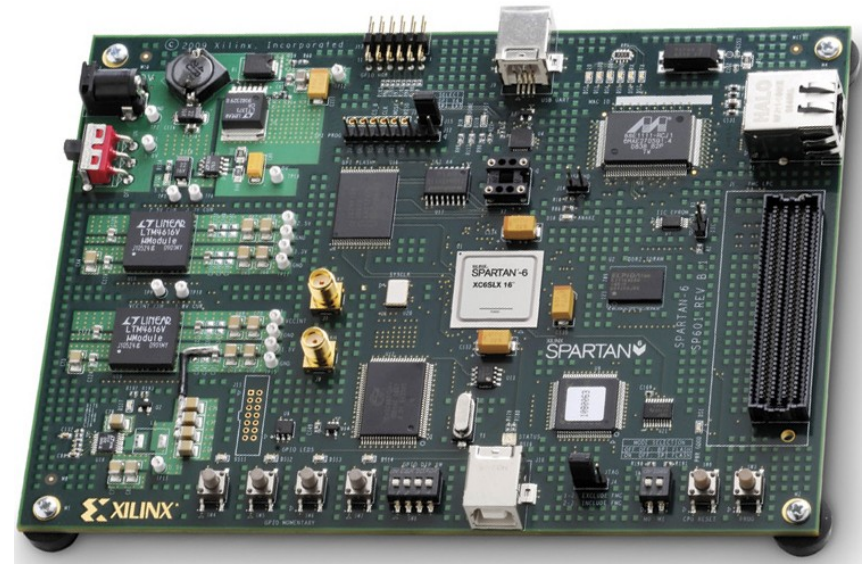


Χρησιμοποιώντας
απομόνωση πυλών

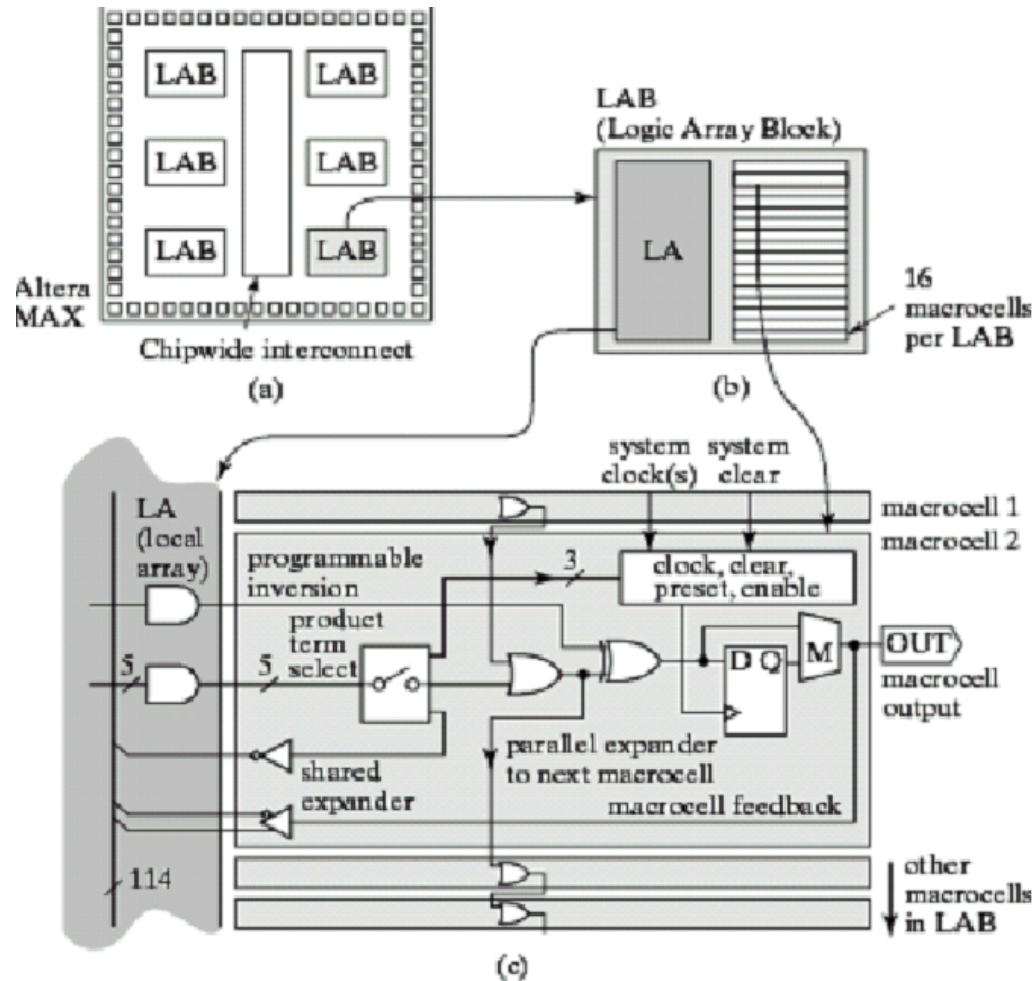
Sea-of-gates



Altera & Xilinx FPGA



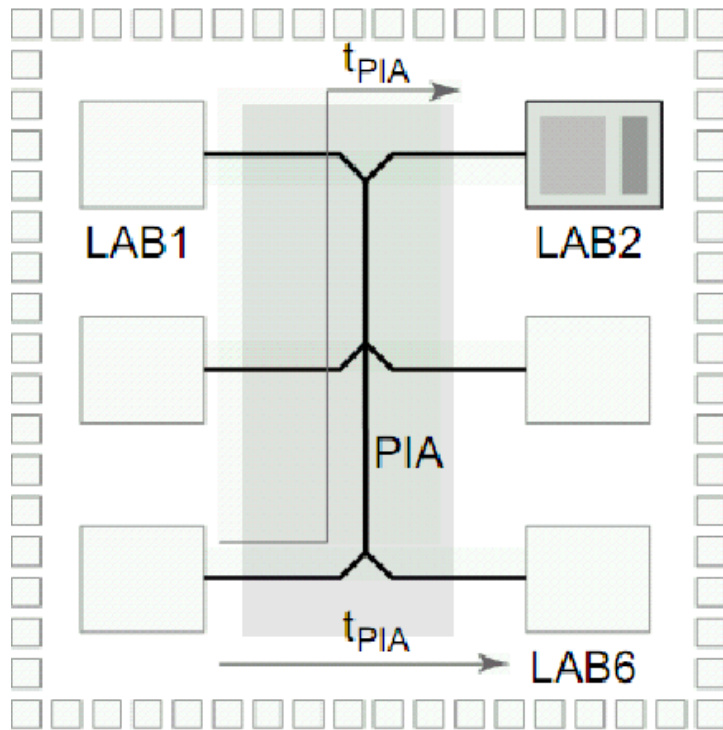
Altera MAX



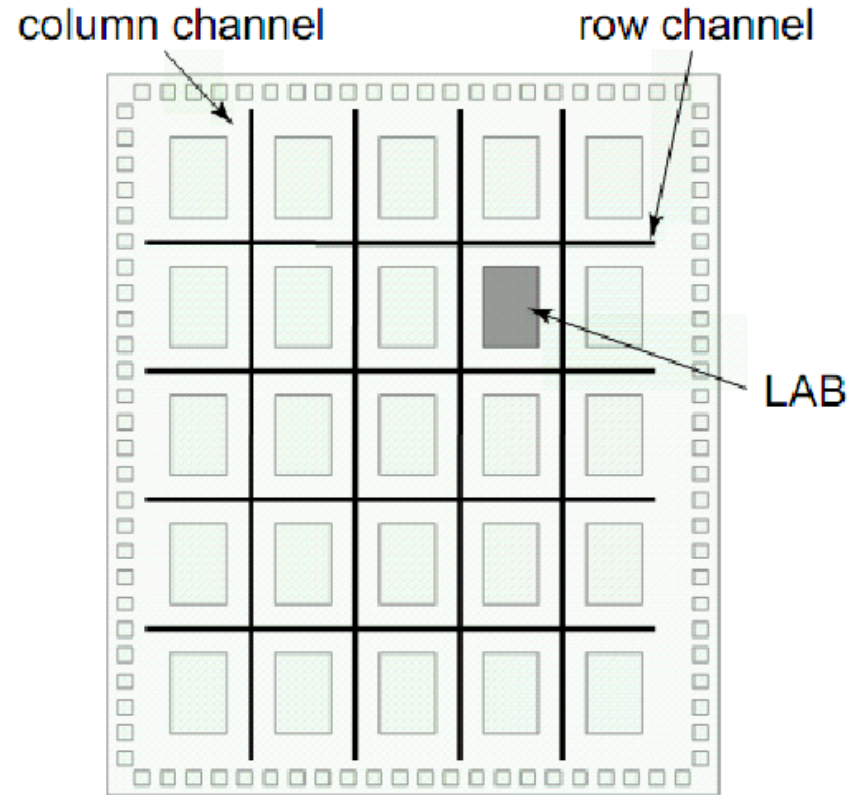
From Smith97



Αρχιτεκτονική διασύνδεσης της Altera MAX



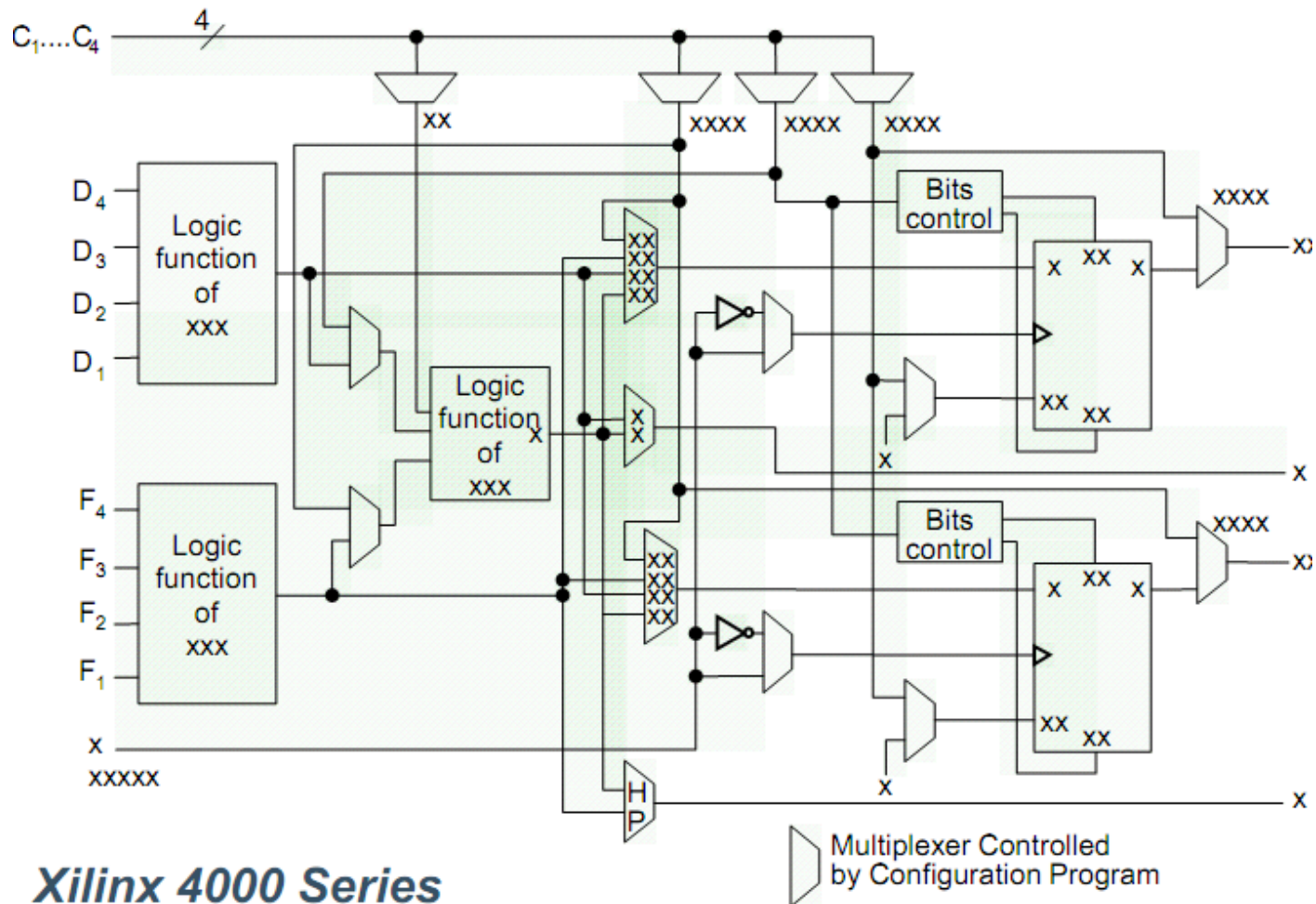
Βασιζόμενη σε
συστοιχίες
(MAX 3000-7000)



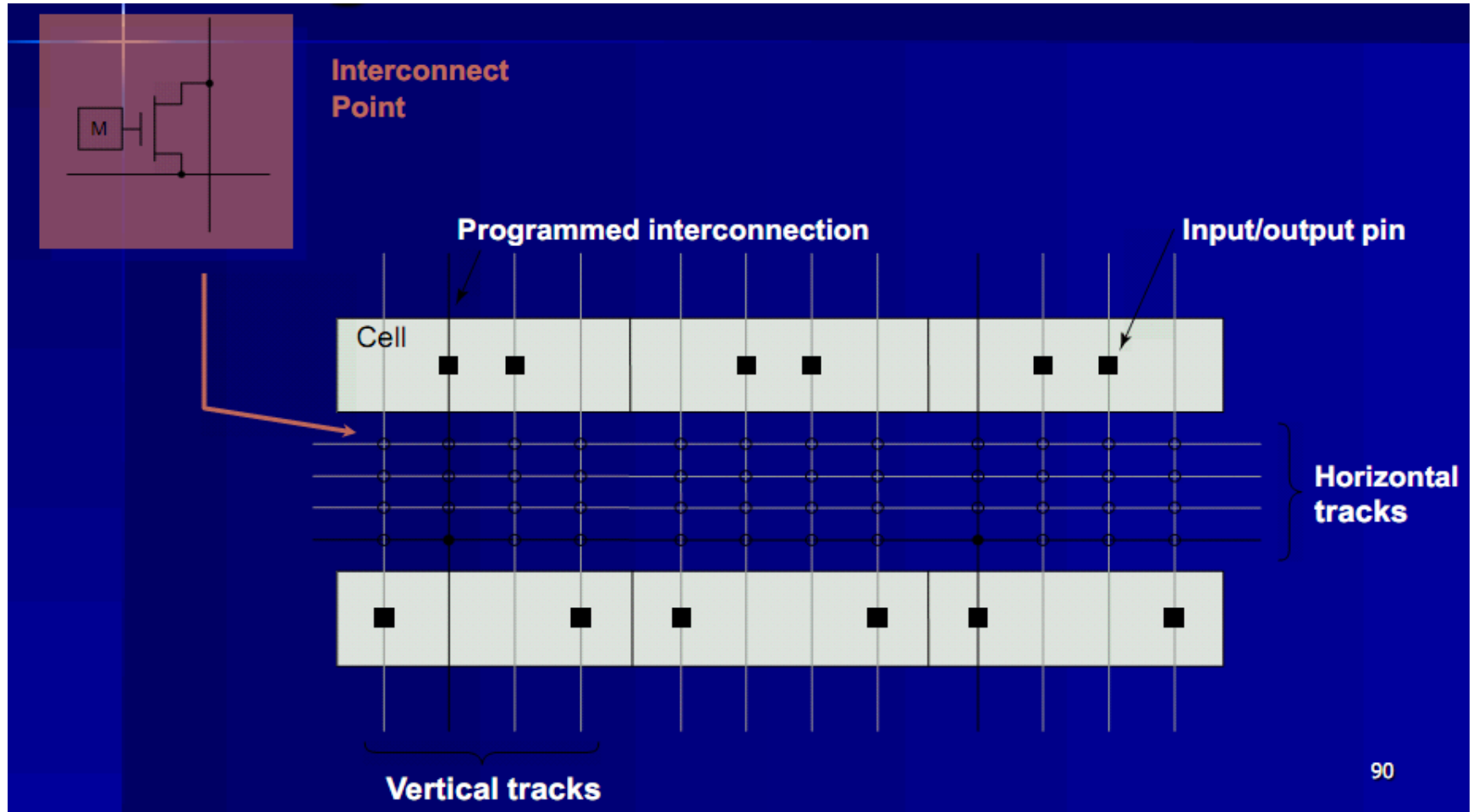
Βασιζόμενη
σε πλέγματα
(MAX 9000)



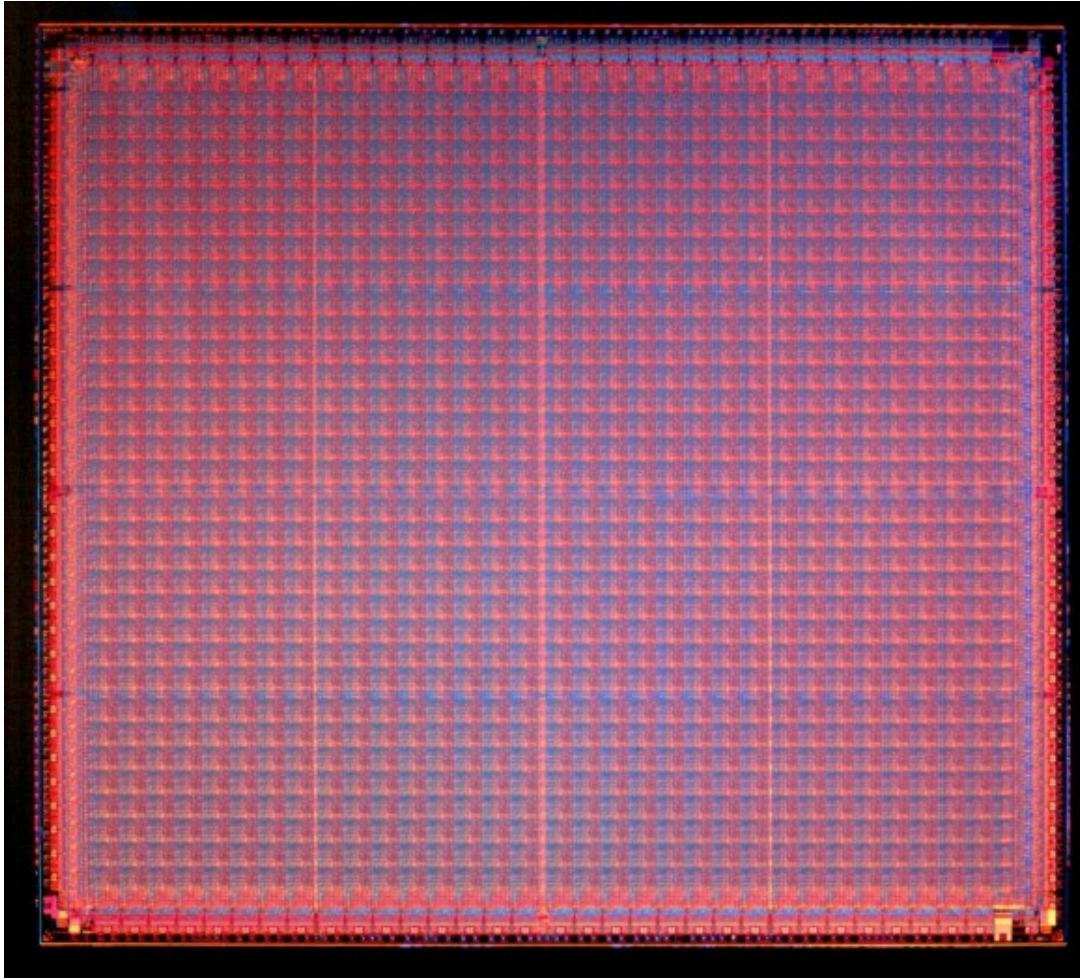
Λογικό κελί βασισμένο σε πίνακες αναζήτησης (LUT)



Προγραμματιζόμενη καλωδίωση βασισμένη σε συστοιχίες



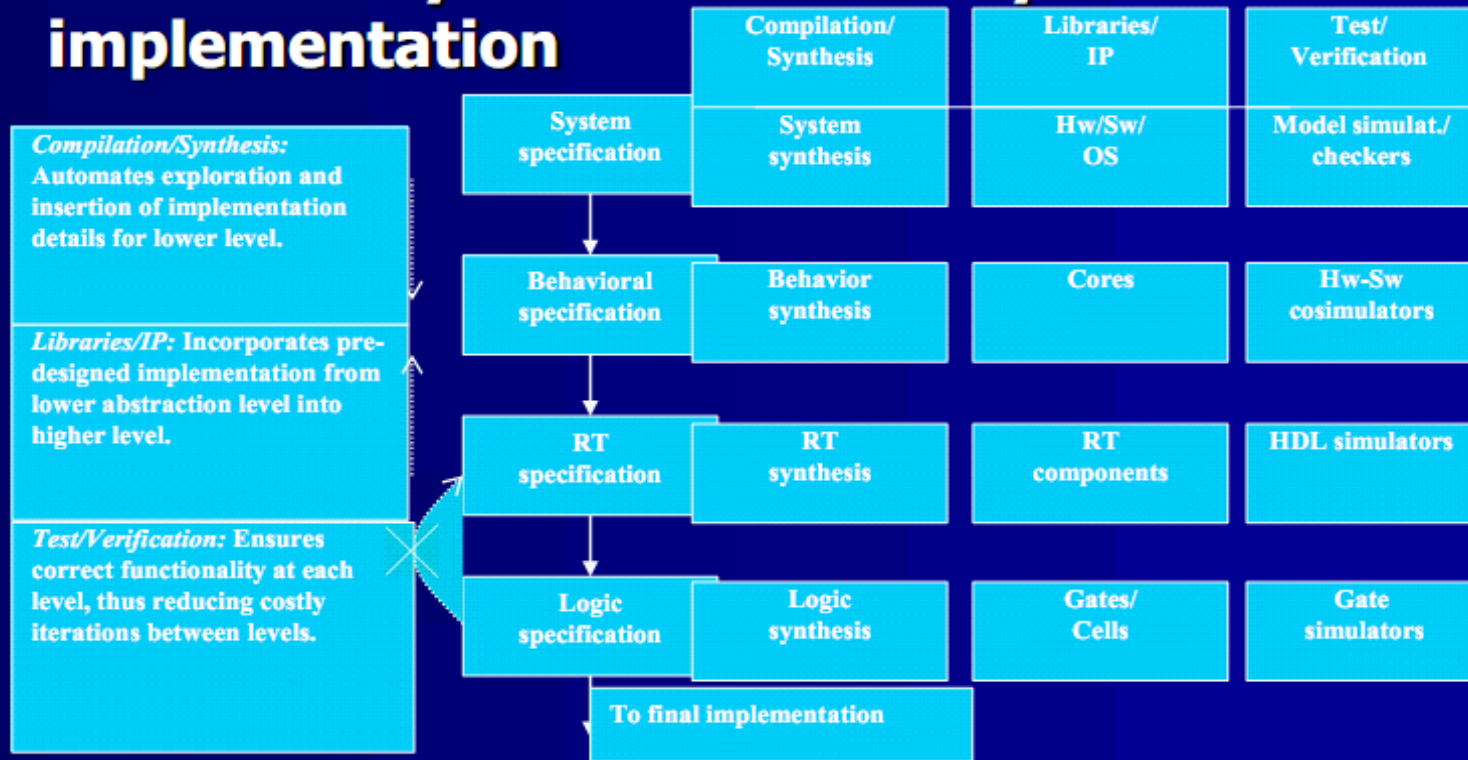
FRGA βασιζόμενη σε μνήμη τυχαίας προσπέλασης (RAM)



αποθηκεύει τα δεδομένα
διαμόρφωσης λογικών
κελιών στη στατική μνήμη
(πτητική) – πρέπει να
προγραμματιστεί σε
poweron

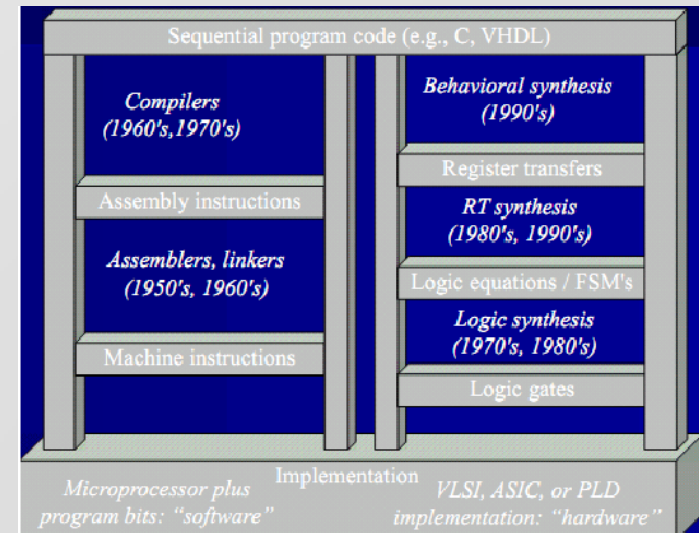
Τεχνολογία σχεδίασης

- **The manner in which we convert our concept of desired system functionality into an implementation**



Η κλίμακα της “από κοινού σχεδίασης”

- **Στο παρελθόν:** Οι τεχνολογίες σχεδίασης υλικού και λογισμικού ήταν πολύ διαφορετικές.
- **Σήμερα:** Η πρόσφατη ωρίμανση της σύνθεσης επιτρέπει μια ενοποιημένη προβολή του υλικού και του λογισμικού.
- “Από κοινού σχεδίαση” υλικού/λογισμικού.

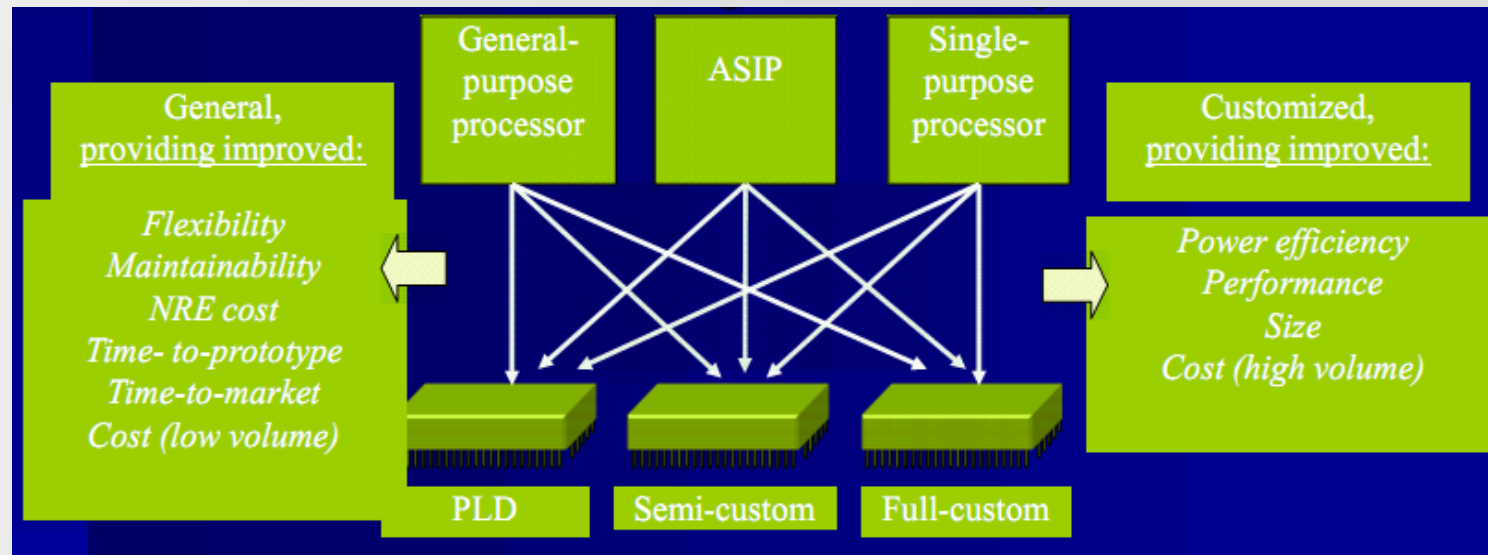


Η επιλογή του υλικού σε αντίθεση με το λογισμικό για μια συγκεκριμένη λειτουργία είναι απλά μια **ανταλλαγή** μεταξύ των ποικίλων μετρικών σχεδιασμού, όπως η απόδοση, η ισχύς, το μέγεθος, το κόστος NRE και κυρίως η ευελιξία. Δεν υπάρχει θεμελιώδης διαφορά μεταξύ του τι υλικό ή λογισμικό μπορεί να την υλοποιήσει.

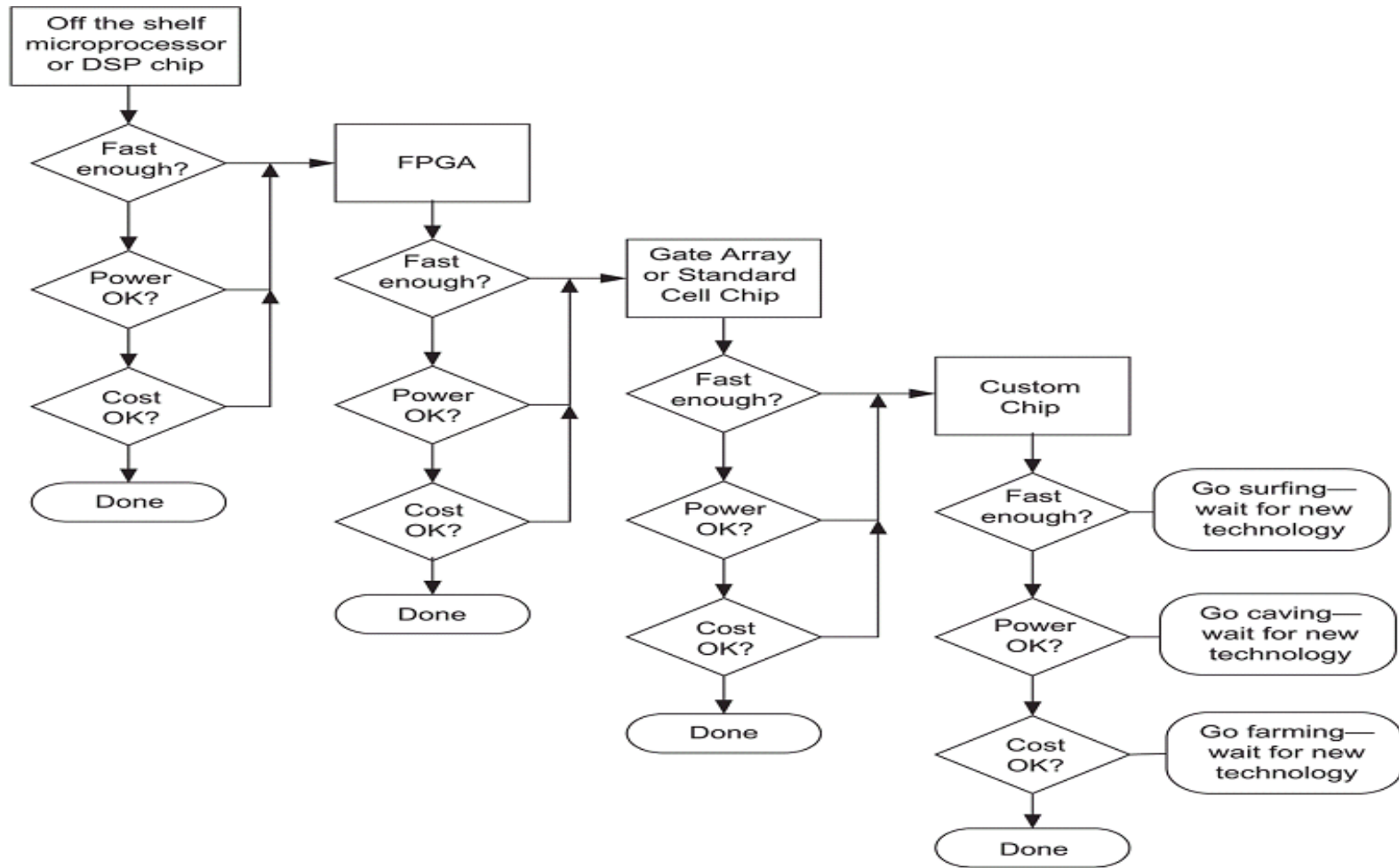
Ανεξαρτησία του επεξεργαστή και τεχνολογιών IC

- Βασική ανταλλαγή

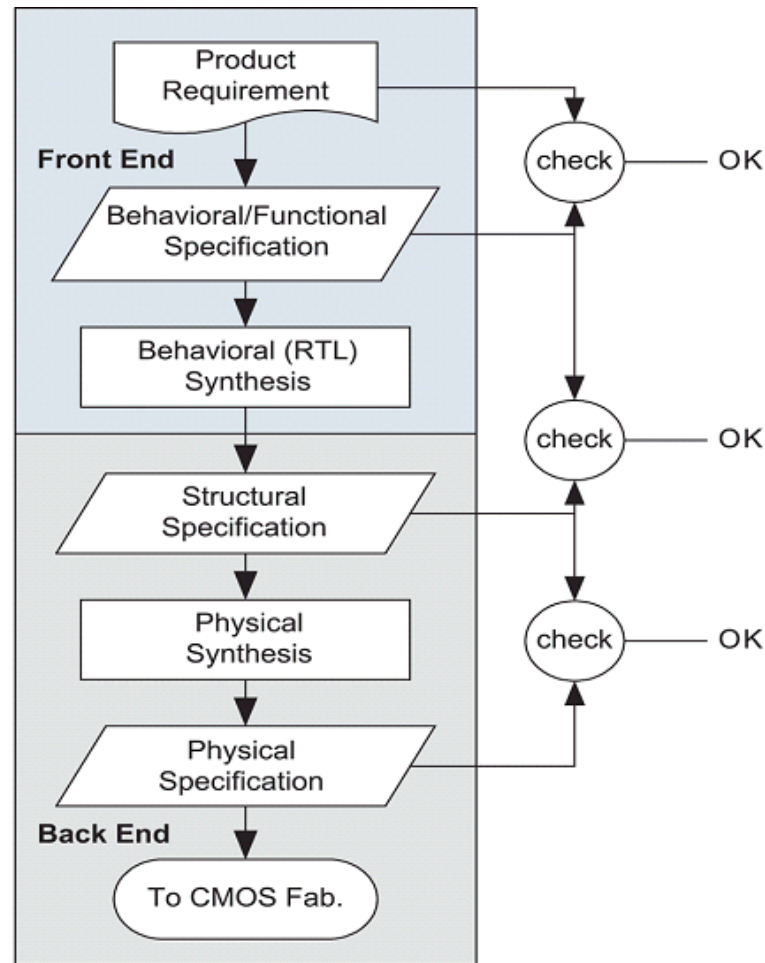
- Γενική vs. Προσαρμοσμένη.
- Όσον αφορά την τεχνολογία επεξεργαστή ή τεχνολογίας IC.
- Οι δύο τεχνολογίες είναι ανεξάρτητες.



Απόφαση σχεδίασης Trade-offs



Γενικευμένη ροή σχεδίασης



Επαναχρησιμοποίηση αρχιτεκτονικής (1/2)

- Πλατφόρμα συστήματος πυριτίου
 - Ευέλικτη αρχιτεκτονική για το υλικό και το λογισμικό.
 - Ειδικά *(προγραμματιζόμενα)* στοιχεία.
 - Αρχιτεκτονική δικτύου.
 - Μονάδες λογισμικού.
 - Κανόνες και κατευθυντήριες γραμμές για τη σχεδίαση του υλικού και του λογισμικού.



Επαναχρησιμοποίηση αρχιτεκτονικής (2/2)

- Ήταν επιτυχής όσον αφορά τους προσωπικούς υπολογιστές.
 - Κυριαρχία λίγων παικτών που προσδιορίζουν κι ελέγχουν την αρχιτεκτονική.
- Application-domain specific *(διαφορά στους περιορισμούς)*
 - Ταχύτητα (υπολογιστική ισχύς).
 - Κατανάλωση.
 - Κόστη.
 - Δεδομένα πραγματικού/μη πραγματικού χρόνου.



Σχεδίαση βασιζόμενη σε πλατφόρμα

- Μια πλατφόρμα είναι ένας **περιορισμός του χώρου των πιθανών επιλογών υλοποίησης**, παρέχοντας μια καλά καθορισμένη αφαίρεση της υποκείμενης τεχνολογίας για τον προγραμματιστή εφαρμογών.
- Οι νέες πλατφόρμες θα είναι βασιζόμενες στα συστατικά, και θα προσφέρουν μια σειρά από επιλογές από structured-custom μέχρι πλήρως προγραμματιζόμενες εφαρμογές.
- Κλειδί για τέτοιες προσεγγίσεις είναι η αναπαράσταση της επικοινωνίας στο μοντέλο πλατφόρμας.
- “Μόνο ο καταναλωτής έχει την ελευθερία της επιλογής, οι σχεδιαστές θέλουν μείωση των πολλών επιλογών” (*Orfali, et al, 1996, p.522*).



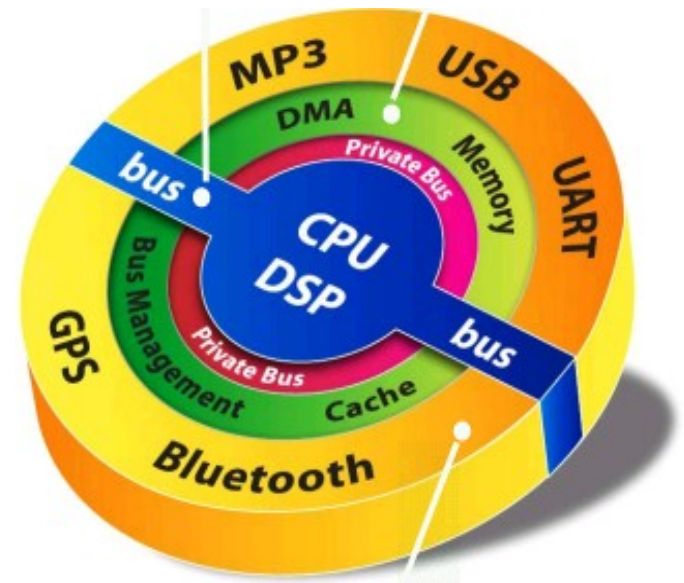
Σχεδίαση βασιζόμενη σε πλατφόρμα Σύστημα-σε-ένα-τσιπ (SoC)

- Χρήση της προκαθορισμένης **Πνευματικής Ιδιοκτησίας** (Intellectual Property - IP).
- Ένα σύστημα βασιζόμενο σε πλατφόρμα αποτελείται από έναν επεξεργαστή RISC, μνήμες, διαύλους και μια κοινή γλώσσα.
- Η σχεδίαση βασιζόμενη σε πλατφόρμα θέτει το πρόβλημα του διαχωρισμού μιας λύσης μεταξύ του υλικού (HDL) και του λογισμικού (προγραμματιζόμενοι επεξεργαστές).

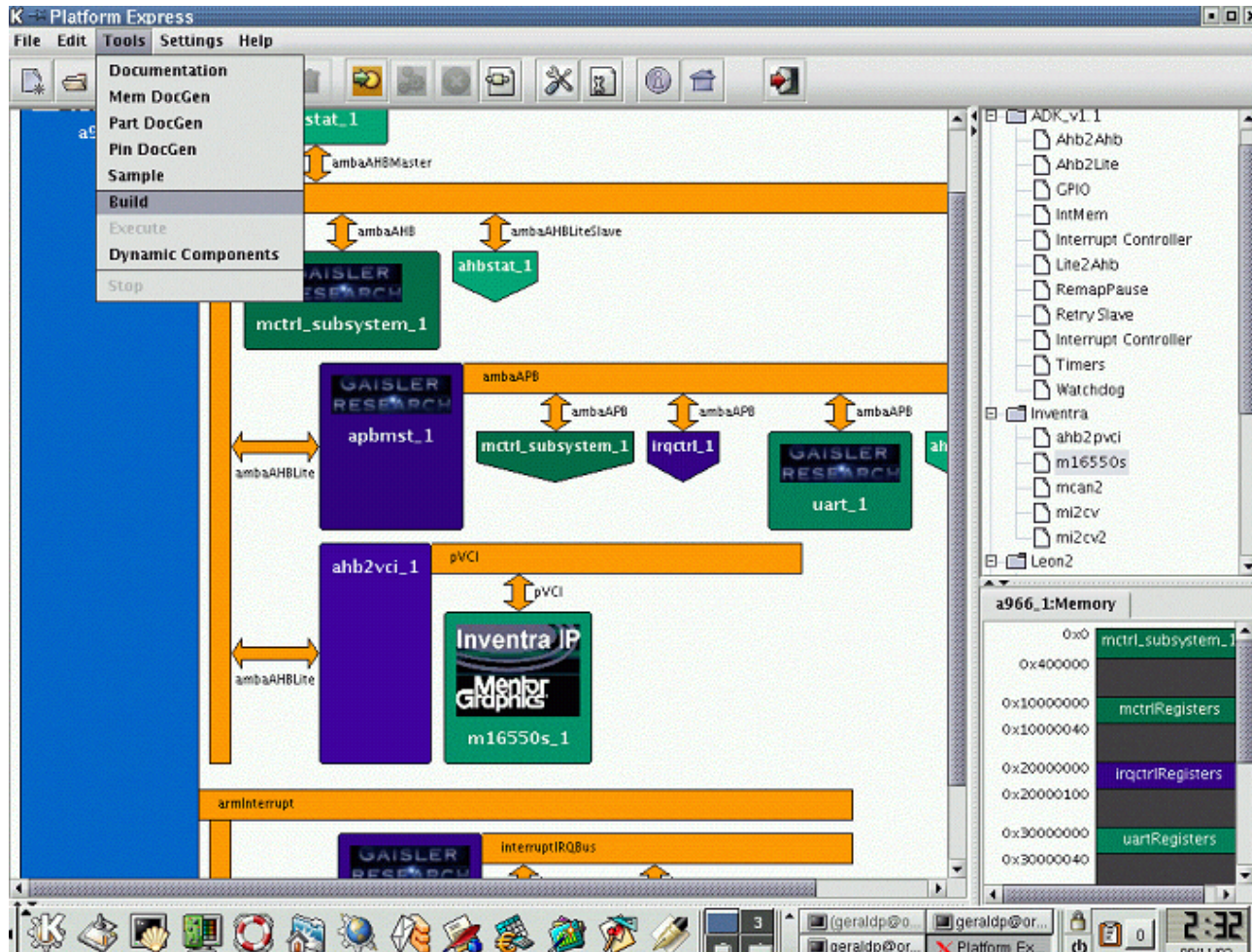


Οι πλατφόρμες καθιστούν ικανή απλοποιημένη σχεδίαση SoC

- Οι απαιτήσεις των πελατών
 - Fast turn-around time.
 - Εύκολη πρόσβαση σε προεπιλεγμένα δομικά μπλοκ.
 - Δυνατότητα Ιστού.
- Τεχνολογία σχεδίασης
 - Πλατφόρμες πυρήνων.
 - Μεγάλη IP.
 - Πρότυπα διαύλου για SoC.
 - Ενσωματωμένο λογισμικό.
 - Συν-επαλήθευση υλικού/λογισμικού.



Αυτοματοποίηση της Συλλογής IP & Ολοκλήρωση



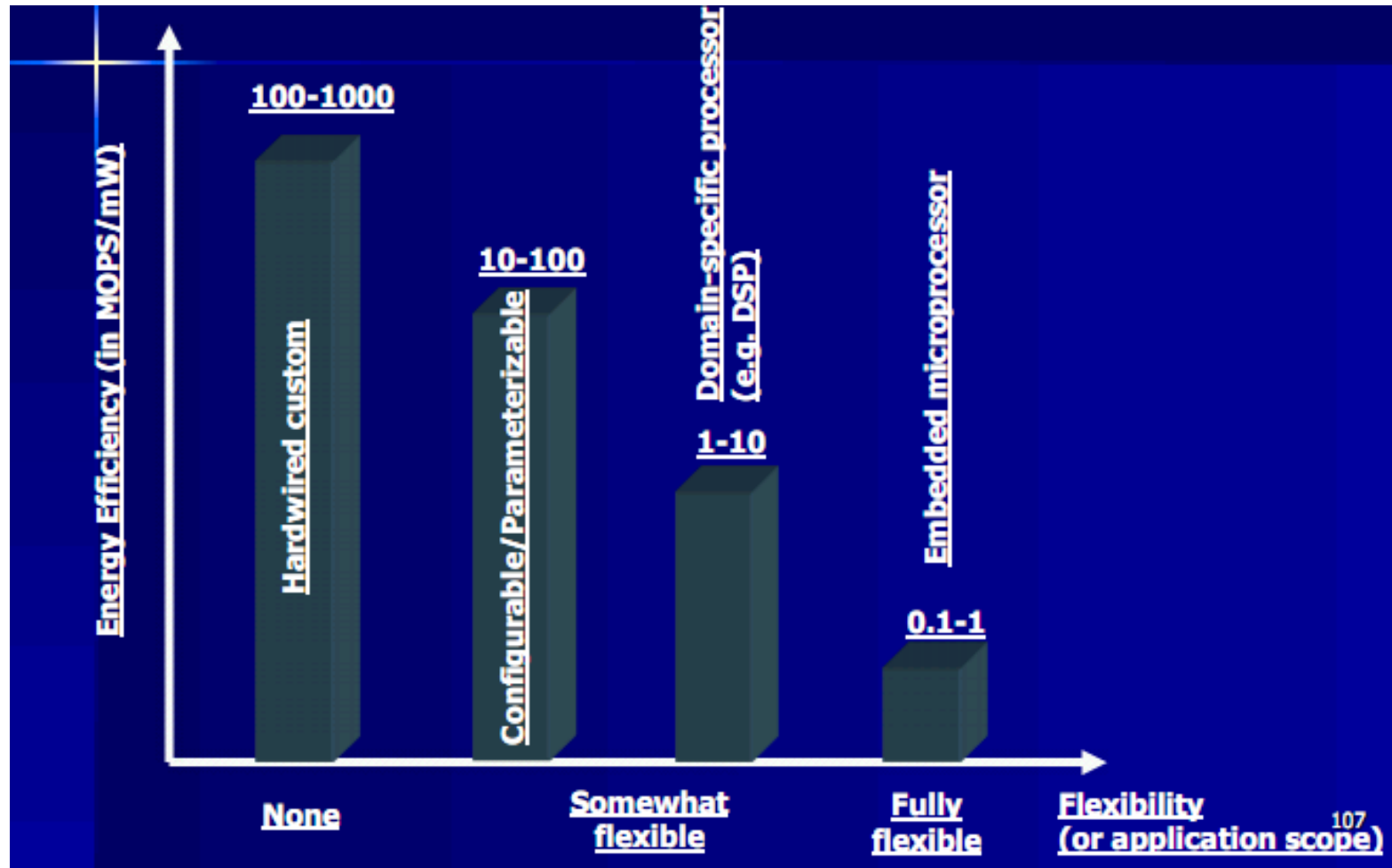
Παράδειγμα...

Platform Express από την Mentor Graphics Corp.

- Επιτρέπει τη δημιουργία σχεδίασης και την επαλήθευση αυτοματοποιώντας την επαναχρησιμοποίηση IP.
 - διαμορφώνει αυτόματα και ενσωματώνει ένα IP μπλοκ σε ένα σχέδιο.
 - πρόσβαση μέσω γεννητριών μικτών γλωσσών VHDL και Verilog.
 - Δημιουργεί έτοιμα-για-σύνθεση σχέδια.
 - “create HDL for many of the AMBA System buses (and many others), and support for AXI and AMBA Verification IPs that create HDL for many of the AMBA System buses (and many others), and support for AXI and AMBA Verification IP”.
- http://www.arm.com/community/partners/display_product/rw/ProductId/2346/



Επίδραση των επιλογών υλοποίησης



Τέλος Ενότητας



Ευρωπαϊκή Ένωση
Ευρωπαϊκό Κοινωνικό Ταμείο

